

**UTILITY
PATENT APPLICATION
TRANSMITTAL**

(Only for new nonprovisional applications under 37 CFR 1.53(b))

Attorney Docket No.

35.C14055

First Named Inventor or Application Identifier

NOBUHIRO ITO, ET AL..

Express Mail Label No.

APPLICATION ELEMENTS

See MPEP chapter 600 concerning utility patent application contents.

ADDRESS TO:Assistant Commissioner for Patents
Box Patent Application
Washington, DC 202311. ☐ Fee Transmittal Form
(Submit an original, and a duplicate for fee processing)2. ☒ Specification Total Pages **72**3. ☒ Drawing(s) (35 USC 113) Total Sheets **33**4. ☒ Oath or Declaration Total Pages **2**a. ☐ Newly executed (original or copy)b. ☒ Unexecuted for information purposesc. ☐ Copy from a prior application (37 CFR 1.63(d))
(for continuation/divisional with Box 17 completed)**[Note Box 5 below]**i. ☐ **DELETION OF INVENTOR(S)**
Signed Statement attached deleting inventor(s)
named in the prior application, see 37 CFR
1.63(d)(2) and 1.33(b).5. ☐ Incorporation By Reference (useable if Box 4c is checked)
The entire disclosure of the prior application, from which a copy of the
oath or declaration is supplied under Box 4c, is considered as being
part of the disclosure of the accompanying application and is hereby
incorporated by reference therein.6. ☐ Microfiche Computer Program (Appendix)7. Nucleotide and/or Amino Acid Sequence Submission
(if applicable, all necessary)a. ☐ Computer Readable Copyb. ☐ Paper Copy (identical to computer copy)c. ☐ Statement verifying identity of above copies**ACCOMPANYING APPLICATION PARTS**8. ☐ Assignment Papers (cover sheet & document(s))9. ☐ 37 CFR 3.73(b) Statement (when there is an assignee) ☐ Power of Attorney10. ☐ English Translation Document (if applicable)11. ☐ Information Disclosure Statement (IDS)/PTO-1449 ☐ Copies of IDS Citations12. ☐ Preliminary Amendment13. ☒ Return Receipt Postcard (MPEP 503)
(Should be specifically itemized)14. ☐ Small Entity Statement(s) ☐ Statement filed in prior application
Status still proper and desired15. ☐ Certified Copy of Priority Document(s)
(if foreign priority is claimed)16. ☐ Other: _____

17. If a CONTINUING APPLICATION, check appropriate box and supply the requisite information:

☐ Continuation ☐ Divisional ☐ Continuation-in-part (CIP) of prior application No. ____/____**18. CORRESPONDENCE ADDRESS**☒ Customer Number or Bar Code Label05514
(Insert Customer No. or Attach bar code label here)or ☐ Correspondence address below

NAME

Address

City

State

Zip Code

Country

Telephone

Fax



CLAIMS	(1) FOR	(2) NUMBER FILED	(3) NUMBER EXTRA	(4) RATE	(5) CALCULATIONS
	TOTAL CLAIMS (37 CFR 1.16(c))	42-20 =	22	X \$ 18.00 =	\$ 396.00
	INDEPENDENT CLAIMS (37 cfr 1.16(b))	3-3 =	-	X \$ 78.00 =	\$ -
	MULTIPLE DEPENDENT CLAIMS (if applicable) (37 CFR 1.16(d))			\$260.00 =	\$ -
				BASIC FEE (37 CFR 1.16(a))	\$760.00
	Total of above Calculations =				\$1156.00
	Reduction by 50% for filing by small entity (Note 37 CFR 1.9, 1.27, 1.28).				-
	TOTAL =				\$1156.00

19. Small entity status

- a. ☐ A Small entity statement is enclosed
- b. ☐ A small entity statement was filed in the prior nonprovisional application and such status is still proper and desired.
- c. ☐ Is no longer claimed.

20. ☒ A check in the amount of \$ 1156.00 to cover the filing fee is enclosed.

21. ☐ A check in the amount of \$ _____ to cover the recordal fee is enclosed.

22. The Commissioner is hereby authorized to credit overpayments or charge the following fees to Deposit Account No. 06-1205:

- a. ☒ Fees required under 37 CFR 1.16.
- b. ☐ Fees required under 37 CFR 1.17.
- c. ☐ Fees required under 37 CFR 1.18.

SIGNATURE OF APPLICANT, ATTORNEY, OR AGENT REQUIRED	
NAME	David L. Schaeffer, RN 32,716
SIGNATURE	David L. Schaeffer
DATE	10/6/99

電子線装置及びスペーサ

Electron Beam Apparatus and Spacer

BACKGROUND OF THE INVENTION

Field of the Invention

本発明は、電子線装置及びその応用である画像表示装置等の画像形成装置に関する。また、電子線装置で利用できるスペーサに関する。

Related Background Art

従来から、電子放出素子として熱陰極素子と冷陰極素子の２種類が知られている。このうち冷陰極素子では、例えば表面伝導型電子放出素子や、電界放出素子（以下FE型と記す）や、金属／絶縁層／金属型放出素子（以下FMIM型と記す）、などが知られている。

表面伝導型電子放出素子としては、例えば、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965)や、後述する他の例が知られている。

表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたものの他に、 Au 薄膜によるもの [G.Dittmer: "Thin Solid Films", 9,317(1972)] や、 $\text{In}_2\text{O}_3 / \text{SnO}_2$ 薄膜によるもの [M.Hartwell and C.G.Fonstad: "IEEE Trans.ED Conf.", 519(1975)] や、カーボン薄膜によるもの [荒木久 他：真空、第26巻、第1号、22 (1983)] 等が報告されている。

これらの表面伝導型電子放出素子の素子構成の典型的な例として、図33に前述のM. Hartwellらによる素子の平面図を示す。同図において、3001は基板で、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述の通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0。

5～1 [mm]、Wは、0.1 [mm] に設定されている。尚、図示の便宜から、電子放出部3005は導電性薄膜3004の中央に矩形の形状で示したが、これは模式的なものであり、実際の電子放出部の位置や形状を忠実に表現しているわけではない。

M. Hartwellらによる素子をはじめとして上述の表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより電子放出部3005を形成するのが一般的であった。すなわち、通電フォーミングとは、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電氣的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

また、FE型の例は、例えば、W. P. Dyke & W. W. Dolan, "Field Emission", Advance in Electron Physics, 8, 89 (1956) や、あるいは、C. A. Spindt, "Physical Properties of Thin-Film Field Emission Cathodes with Molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

FE型の素子構成の典型的な例として、図34に前述のC. A. Spindtらによる素子の断面図を示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッタコーン3012の先端部より電界放出を起こさせるものである。

また、FE型の他の素子構成として、図34のような積層構造ではなく、基板上に基板平面とほぼ平行にエミッタとゲート電極を配置した例もある。

また、MIM型の例としては、例えば、C. A. Mead, "Operation of Tunnel-Emission Devices, J. Appl. Phys., 32, 646 (1961) などが知られている。

MIM型の素子構成の典型的な例を図35に示す。同図は断面図であり、図において、3020は基板で、3021は金属よりなる下電極、3022は厚さ100 Å程度の薄い絶縁層、3023は厚さ80～300 Å程度の金属よりなる上電極である。MIM型においては、上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起こさせるものである。

上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒーターを必要としない。したがって、熱陰極素子よりも構造が単純であり、微細な素子が作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒーターの加熱により動作するために応答速度が遅いのは異なり、冷陰極素子の場合には応答速度が速いという利点もある。

このため、冷陰極素子を応用するための研究が盛んに行われてきている。

例えば、表面伝導型電子放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できる利点がある。そこで、例えば本出願人による特開昭64-31332号公報において開示されるように、多数の素子を配列して駆動するための方法が研究されている。

また、表面伝導型電子放出素子の応用については、例えば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。特に、画像表示装置への応用としては、例えば本出願人による米国特許第5,066,883号や特開平2-257551号公報や特開平4-28137号公報において開示されているように、表面伝導型電子放出素子と電子ビームの照射により発光する蛍光体とを組み合わせ用いた画像表示装置が研究されている。表面伝導型電子放出素子と蛍光体とを組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。例えば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や、視野角が広い点が優れていると言える。

また、FE型を多数個ならべて駆動する方法は、例えば本出願人による米国

特許第4, 904, 895号に開示されている。また、FE型を画像表示装置に応用した例として、例えば、R. Meyerらにより報告された平板型表示装置が知られている[R. Meyer: "Recent Development on Micro-Tips Display at LETI, Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp.6~9(1991)]。

また、MIM型を多数個並べて画像表示装置に応用した例は、例えば本出願人による特開平3-55738号公報に開示されている。

上記のような電子放出素子を用いた画像形成装置のうちで、奥行きが薄い平面型表示装置は省スペースかつ軽量であることから、ブラウン管型の画像表示装置に置き換わるものとして注目されている。

図36は平面型の画像表示装置をなす表示パネル部の一例を示す斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

図中、3115はリアプレート、3116は側壁、3117はフェースプレートであり、リアプレート3115、側壁3116およびフェースプレート3117により、表示パネルの内部を真空に維持するための外囲器（気密容器）を形成している。リアプレート3115には基板3111が固定されているが、この基板3111上には冷陰極素子3112が、 $N \times M$ 個形成されている。

(N , M は2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。) また、前記 $N \times M$ 個の冷陰極素子3112は、図36に示すとおり、 M 本の行方向配線3113と N 本の列方向配線3114により配線されている。これら基板3111、冷陰極素子3112、行方向配線3113および列方向配線3114によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線3113と列方向配線3114の少なくとも交差する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

フェースプレート3117の下面には、蛍光体からなる蛍光膜3118が形成されており、赤(R)、緑(G)、青(B)の3原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜3118をなす上記各色蛍光体の間には黒色体（不図示）が設けてあり、さらに蛍光膜3118のリアプレート3115側の面には、Al等からなるメタルバック3119が形成されている。

D x 1 ~ D x m および D y 1 ~ D y n および H v は、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。D x 1 ~ D x m はマルチ電子ビーム源の行方向配線 3 1 1 3 と、D y 1 ~ D y n はマルチ電子ビーム源の列方向配線 3 1 1 4 と、H v はメタルバック 3 1 1 9 と各々電気的に接続している。

また、上記気密容器の内部は 10^{-6} Torr (1.3×10^{-4} Pa) 程度の真空中に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート 3 1 1 5 およびフェースプレート 3 1 1 7 の変形あるいは破壊を防止する手段が必要となる。リアプレート 3 1 1 5 およびフェースプレート 3 1 1 7 を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図 3 6 においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサあるいはリブと呼ばれる）3 1 2 0 が設けられている。このようにして、マルチビーム電子源が形成された基板 3 1 1 1 と蛍光膜 3 1 1 8 が形成されたフェースプレート 3 1 1 7 間は通常サブミリ乃至数ミリに保たれ、前述したように気密容器内部は高真空中に保持されている。

以上説明した表示パネルを用いた画像表示装置に、容器外端子 D x 1 乃至 D x m、D y 1 乃至 D y n を通じて各冷陰極素子 3 1 1 2 に電圧を印加すると、各冷陰極素子 3 1 1 2 から電子が放出される。それと同時にメタルバック 3 1 1 9 に容器外端子 H v を通じて数百 [V] 乃至数 [kV] の高圧を印加して、上記放出された電子を加速し、フェースプレート 3 1 1 7 の内面に衝突させる。これにより、蛍光膜 3 1 1 8 をなす各色の蛍光体が励起されて発光し、画像が表示される。

以上説明した画像表示装置の表示パネルにおいては、以下のような問題点があった。第 1 に、スペーサ 3 1 2 0 の近傍から放出された電子の一部がスペーサ 3 1 2 0 に当たることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することにより、スペーサ帯電をひきおこす可能性がある。このスペーサの帯電により冷陰極素子 3 1 1 2 から放出された電子はそ

の軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達し、スペーサ近傍の画像が歪んで表示される。

第2に、冷陰極素子3112からの放出電子を加速するためにマルチビーム電子源とフェースプレート3117との間には数百V以上の高電圧(即ち1kV/mm以上の高電界)が印加されるため、マルチ電子源とフェースプレート3117間のスペーサ3120表面に沿った沿面放電が懸念される。特に、上記のようにスペーサが帯電している場合は、放電が誘発される可能性がある。

この問題点を解決するために、スペーサに微小電流が流れるようにして帯電を除去する提案として米国特許第5,760,538号が開示されている。ここでは絶縁性のスペーサの表面に帯電防止膜としての高抵抗薄膜を形成することにより、スペーサ表面に微小電流が流れるようにしている。ここで用いられている帯電防止膜は酸化スズ、あるいは酸化スズと酸化インジウム混晶薄膜や金属膜である。

また、高抵抗膜により帯電を除去する方法だけでは画像のゆがみの低減が不十分であることがあった。この問題は、高抵抗膜付きスペーサと上下基板すなわちフェースプレート(以下、「FP」という。)およびリアプレート(以下、「RP」という。)との間の電氣的接合が不十分であり、接合部付近に電荷が集中することが要因として考えられる。この点を解決する提案として特開平8-180821号公報や特開平10-144203号公報のように、スペーサのFP側の端面およびRP側の端面を100~1000ミクロン程度の範囲で金属または高抵抗膜より比抵抗の低い材料で被覆することにより、上下基板との電氣的コンタクトを確保するとともにフェースプレートからの反射電子(反射電子)の入射による帯電を抑制する手法がある。

これらの高抵抗膜の付与手段や放出電子の軌道制御と後述する電氣的コンタクトを目的とした低抵抗膜部分形成によっても、フェースプレートの素材や膜厚、形状、陽極加速電圧、等の電子線装置の他の設計パラメータによっては、スペーサ上の帯電の抑制が不十分であり、発光点の変位やスペーサ付近での部分的な微少放電の発生などの問題があった。

これらの帯電の原因の詳細は明らかにはなっていないが、以下のような背景

が要因となっていると考えられる。

後述するスペーサの容量や抵抗を実効的に増大させる要因が存在すること、若しくは、スペーサに近接する冷陰極素子 3 1 1 2 の非選択期間に最近接以外の冷陰極素子 3 1 1 2 からの反射電子や陰極との接合付近の電界集中領域からの異常な電界放出に曝されていること等がスペーサの帯電の要因となっていると推測される。また、後述するスペーサ表面の二次電子放出係数が設計上制御されていないこともスペーサの帯電の要因となっていると考えられる。

〔背景 1〕 スペーサ表面の高抵抗膜の緩和時定数による制限

スペーサ表面の任意の領域における帯電と緩和の過程の進行は、一般に誘電体の帯電モデルを適用することで、注入電流に対する帯電電位の時間遅延として考慮することができる。

図 1 2 は、実効的注入電流 i_c がスペーサ表面の任意の位置 z に電流源から供給され、注入領域から上下電極を見た容量抵抗成分によって、緩和するモデルを説明した図である。この図中、 V_a は、電圧源から陽極に印加される電圧を意味し、 i_c は、高さ z_h (h はスペーサの高さに相当、 $0 < z < 1$) の位置に供給される実効的注入電流であり、二次電子電流と一次電子電流の差に一致する。 C_1 、 R_1 は注入領域と陽極との間の緩和時定数を規定する静電容量値、抵抗値を意味し、 C_2 、 R_2 は注入領域と陰極との間の緩和時定数を規定する静電容量値、抵抗値を意味する。このとき、抵抗と容量が高さ方向において一様に分布しているとき、スペーサの抵抗 R と容量 C を用いて、 C_1 、 C_2 、 R_1 、 R_2 は、それぞれ、 $C / (1 - z)$ 、 $R (1 - z)$ 、 C / z 、 $R z$ と記述される。

任意の位置の注入電流に対して、互いに重ねあわせの原理が成立するから、図 1 2 のように、陽極陰極間に電圧源により高圧 V_a 印加し、着目領域位置 z に真空側から入射する電子電流を出入りの差分をとった値である実効的注入電流 I_c として扱い、これを電流源として供給する等価回路で定式化して帯電過程を考えて一般性を失わずに、スペーサ上の任意の高さの領域の電位を規定できる。

以下に、スペーサの構成として好適な構成を考案するために、具体的に本発

明の電子線放出装置において好適な絶縁性もしくは高抵抗膜付きスペーサ上の帯電電位の緩和過程の定式化を行う。簡単の為に、電気定数のスペーサ表面上の分布が均一であることを仮定する。先ず、スペーサ表面への実効的な注入電荷速度を電流源が供給する電流量として扱い入射電子のエネルギー分布入射角度分布を考慮して定式化すると、

電子放出素子からの放出電子電流量 I_e

高さ z/h ($0 < z < 1$) における入射電子量割合 β_{ij}

高さ z/h ($0 < z < 1$) における二次電子放出係数 δ_{ij}

添字 i, j はそれぞれ、入射エネルギーと入射角度に対応する

位置 z における一次電子電流量 I_p

$$I_p = \sum \sum I_{p_{ij}} = \sum \sum \beta_{ij} \times I_e$$

位置 z における二次電子電流量 I_s

$$I_s = \sum \sum \delta_{ij} \times I_{p_{ij}} = \sum \sum \delta_{ij} \times \beta_{ij} \times I_e$$

位置 z における電荷注入速度 I_c

$$I_c = \sum \sum (\delta_{ij} - 1) \times I_{p_{ij}} = \sum \sum (\delta_{ij} - 1) \times \beta_{ij} \times I_e$$

と表される。

最終的に注入電荷速度 I_c は、

$$I_c = P \times I_e$$

一般式 (2)

と記述できる。

ただし、 P は $P = \sum \sum (\delta_{ij} - 1) \times \beta_{ij}$ で記述され、 I_e には独立の係数であるが、帯電の進行により、実際には変化することが予想される。

次に、注入領域からみたスペーサ膜の容量と抵抗の配置は、簡単のためにスペーサの高さ方向（陽極陰極間の高圧印加方向に一致）に抵抗と容量の変動が存在しないと仮定して考える。このとき、陽極・陰極からみたスペーサの面方向の抵抗と容量を R 、 C 、スペーサの高さを h 、注入領域の高さを z/h 、($0 \leq z \leq 1$ 、陽極側 $z = 1$) とすると、注入領域上下に存在する電気定数は位置 z に対応して規定される。さらに、陽極・陰極間は電圧源により電圧が印加されているので実効インピーダンス Z が 0 として捉えられる。従って、注入され

た帯電電荷は、注入領域の上下に位置する抵抗と容量のそれぞれの並列抵抗、並列容量を通じて緩和されると理解される。位置 z にある注入領域と GND との間の抵抗は、 $z(1-z)R$ 、容量は、 $C/z + C/(1-z)$ であり、緩和パスの応答時定数 τ は、任意の位置において元のスペーサ抵抗容量積に一致し CR となる。

このときの任意の場所の電位は、前述の等価回路図 1 2 における全閉路に電流に関する微分方程式をたてて得られた解から、時間の関数として記述される。

電子放出素子の連続的な駆動条件下で、電子放出開始時刻を $t = 0$ とすると、最終的に、注入領域の帯電電位の進行過程を表す $\Delta V(t)$ は

$$\Delta V(t) = z(1-z)Ri_c(1 - \exp(-t/\tau)) \quad \text{一般式 (3)}$$

となり、抵抗値 R と実効的注入電流 I_c の積に依存していることがわかる。

帯電の時間的進行を、図 1 3 に示す様に、横軸に時間、縦軸に電子放出素子からのエミッション電流量とスペーサ上の帯電電位電子放出時間を取り、休止時間（すなわち選択期間、非選択期間）として t_1 秒、 t_2 秒毎に繰り返す駆動をしたときについて考えると、一般式 (3) より注入領域の最初の周期（ $t_1 + t_2$ 秒）の終了時の帯電電位 ΔV は

$$\Delta V(t) = z(1-z)Ri_c(1 - \exp(-t_1/\tau))\exp(-t_2/\tau) \quad \text{一般式 (4)}$$

となり、 $t_2 \gg \tau$ 又は $t_1 \ll \tau$ の条件以外では、近傍の素子の駆動毎に帯電が蓄積していくことが予想される。以上がスペーサの帯電の緩和過程の記述である。

一方、表示素子としては、選択期間 t_1 中の放出電子量に依存してビーム位置が変化すること（Duty 依存）が問題となるが、このような発光位置の Duty 依存は、放出電子量（ I_e とパルス幅の積）に対する一般式 (3) の示す ΔV の変化として捉えることができるから、一般式 (3) の両辺を、放出電子量（ I_e とパルス幅の積）で微分する。

$$\begin{aligned}\frac{d\Delta V(t)}{d(I_e t_1)} &= z(1-z)R \left\{ \frac{P(1 - \exp(-t_1/\tau))}{t_1} + \frac{P \exp(-t_1/\tau)}{\tau} \right\} \\ &= \frac{z(1-z)P}{C} \left\{ \tau + (t_1 - \tau) \exp(-t_1/\tau) \right\}\end{aligned}\quad \text{一般式 (5)}$$

となるが、駆動条件や材料定数により簡単化され、絶縁性材料である場合や選択時間が非常に短い場合は $CR = \tau \gg t_1$ が成立し、

$$\frac{d\Delta V(t)}{d(I_e t_1)} = \frac{z(1-z)P}{C} \quad \text{一般式 (6)}$$

低抵抗材料である場合や選択時間が非常に長い場合は $CR = \tau \ll t_1$ が成立し、

$$\frac{d\Delta V(t)}{d(I_e t_1)} = \frac{z(1-z)PR}{t_1} \quad \text{一般式 (7)}$$

上記の定式化をもとに、発光位置の Duty 依存すなわち、選択期間における階調依存を規定するパラメータを説明する。

陽極陰極間の加速電圧を維持する条件から、スペーサは表面方向にある程度の絶縁性もしくは高抵抗性を有していることが好ましい。そのため、通常は任意の位置における帯電電位の Duty 依存を考慮する場合、一般式 (6) を適用することが好ましい。したがって、Duty 依存を抑制するためには、スペーサ材料の誘電率を大きくするか断面積を大きくすることが要求されるが、誘電率の材料上の制御可能範囲は比抵抗に比較して極端に狭く、膜厚に関しても、プロセス上の理由から効果的な大きさを確保することはできない。したがって、パラメータ P を抑制することが必要となる。

さらには、休止期間における帯電緩和の効果を高めるという観点から見ると、前述の一般式(4)で説明したように抵抗と静電容量から規定される時定数より短い繰り返し周期でスペーサに電荷が注入されれば電荷が蓄積されてしまう。仮にスペーサ表面の高抵抗膜の緩和時定数が、電子放出素子のライン非選択期間 t_2 秒(=選択期間×走査ライン数)より小さい材料を適用していても、累積帯電が形成されていることがあり、抵抗値の制御による緩和時間 τ の設計だけでは帯電防止策としては不十分であると考えられる。

いずれにしても、抵抗値と容量の制御のみでは帯電を抑制するのに好適な条件を設計することは難しく、二次電子放出係数を制御することが必要である。

〔背景2〕 一般に二次電子放出係数は入射電子の入射角依存性が大であり、高入射角化により指数関数的に二次電子放出係数 δ が倍増すること

一般に、図14のように一次電子が平滑な表面に入射した場合の二次電子放出係数は、その入射角を θ [度] ($-90 < \theta < 90$)、入射エネルギーを E_p [keV]、入射電子の膜中の侵入距離を d [Å]、二次電子の吸収係数を α [$1/\text{Å}$]、膜中の二次電子生成に必要な一次電子の平均エネルギー ξ [eV]、表面から真空への二次電子の脱出確率を B とすると、一次電子の膜中でのエネルギー損失過程を記述するパラメータ A 、 n によって、以下のような一般式(0)により定量的に記述される。

$$\delta = \frac{B}{4\xi} \left(\frac{An}{\alpha'} \right)^{\frac{1}{n}} (\alpha' d_p)^{\frac{1}{n}-1} \left[1 - \left\{ 1 + \left(\frac{1}{\gamma} - 1 \right) \alpha' d_p \right\} \exp(-\alpha' d_p) \right] \quad \text{一般式(0)}$$

ただし、上記一般式の中のパラメータ α 、 γ 、 d_p は下記のような関係式で規定される。

$$\alpha' = \alpha \cos \theta$$

$$\gamma = 1 + m_1 \times (\alpha' d_p)^{-m_2}, m_1 = 0.68273, m_2 = 0.86212$$

$$d_p = \frac{E_p^n}{An}$$

上記一般式(0)の示す二次電子放出エネルギーの入射エネルギー依存特性は、一般にピークを有した山型の特性を示し、多くの場合、二次電子放出係数 δ のピーク値が1を超え、 $\delta = 1$ を満足する入射エネルギーを2つ有している。この2つのクロスポイントエネルギー間の入射エネルギーにおいては二次電子放出係数が正となり正電荷の発生を意味している。2つのクロスポイントエネルギーのうち小さい方を第1クロスポイントエネルギー E_1 、大きい方を第2クロスポイント E_2 と称する。

このとき、一般式(0)において、垂直入射すなわち $\theta = 0$ 度で規格化した二次電子放出係数の入射角依存度が、斜め入射による二次電子放出増倍効果を評価する指標となりうる。

これを、以下に一般式(1)として示す。

$$\frac{\delta_\theta}{\delta_0} = \frac{1 - \left\{ 1 - \frac{m_0 \cos \theta}{1 + (m_1)^{-1} \times (m_0 \cos \theta)^{m_2}} \right\} \exp(-m_0 \cos \theta)}{1 - \left\{ 1 - \frac{m_0}{1 + (m_1)^{-1} \times m_0^{m_2}} \right\} \exp(-m_0)} \times \frac{1}{\cos \theta}$$

ただし、ここにおいても、パラメータ m_1 、 m_2 は、

$$m_1 = 0.68273, m_2 = 0.86212$$

の値を有する定数である。

ただし、ここで m_0 は二次電子の吸収係数 α と一次電子の侵入距離 d の積である αd に一致し、入射エネルギーの関数であり、正の実数を取りうる。 m_0 のことをその性質より二次電子放出係数の入射角度増倍係数と称することにする。上記一般式(1)において、任意の入射エネルギー条件において入射角 $|\theta|$ に対して単調増加傾向を示し、90度入射条件近傍で急激に増加する。これは、斜め入射により、二次電子の膜中の生成部位が膜表面に近い浅いところに分布が移動するため、再結合により消失されずに真空中に放出される割合

が増加するためである。このことは、見かけ上、二次電子の吸収係数 α が $\alpha \cos \theta$ に減少したこととして理解できる。実際のスペーサ材料として平滑面に形成された平滑な膜においては、例えば、多くの帯電防止膜が正の二次電子放出係数を有するエネルギーすなわち第1クロスポイントエネルギーより大でありかつ第二クロスポイントより小なエネルギーである入射エネルギーが1 keVの条件で二次電子放出係数の入射角度増倍係数 m_0 が1.0より大きな値を有し、入射角の増大による正の帯電が拡大し、スペーサ材料の正帯電の大きな原因となっている。この二次電子放出係数の高入射角増倍効果を図15の黒い四角に示す。

〔背景3〕 スペーサに対する入射角分布が大きく、さらに高入射角な入射電子が支配的となっていること

スペーサ表面への電子の入射経路はさまざまに存在しているが、大きく3経路に代表される。第一の経路は、電子放出素子からの放出電子の直接入射であり、入射角度は、スペーサ近傍の電場の歪みの程度や他の装置の設計値によるが80度～86度程度と高入射角度かつ高入射エネルギーの入射モードをとる。また、スペーサと近傍放出電子素子との距離が近いため、非常に入射電子量が多くなることが特徴である。第二の経路はフェースプレートから周囲に反射した反射電子の間接入射であり、入射角度は、0から高入射角まで分布し、入射エネルギーも分布をもつが、第一経路の入射エネルギーよりは小さい。第三の経路は、第一第二の入射電子もしくは、スペーサと陰極の接点付近の電界集中点から電界放出された電子のスペーサ表面への再入射である。第三の経路は、スペーサ表面の形状や帯電電位の分布があるが、局所的により多く正帯電している領域に電子が再入射しやすい為に生じると考えられる。この第三の経路も入射角は分布をもち、通常、加速電圧として沿面方向に数～数10 kV/cm程度の高電界が印加されているため、垂直入射から変調され高入射角となる。したがって、いずれの経路を経た入射電子も入射角度分布をもち、高入射角の入射電子により固体内部に形成した正電荷により実効的な電荷注入が行われる。上記、入射モードのうち、問題点となる正帯電に支配的となるのは、通常は第1経路の直接入射電子であるが、駆動状態や電子放出素子の設計に依

存していて、必ずしも、フェースプレートからの反射電子や次項で述べる多重散乱電子の再入射が問題とならないわけではない。

〔背景 4〕 表面の多重電子放出

一旦スペーサ表面から放出された二次電子は、大きくても 50 eV 程度と比較的小さな初期エネルギーを有している。空間中で陽極陰極間の電界からエネルギーを受けるが、陽極に到達する電子のほかにスペーサが正に帯電している状況が多く発生する為、スペーサ上の正帯電領域に再突入する電子が多く存在する。これらは、比較的低入射エネルギーでかつ高入射角で入射と放出を交互に繰り返しながらスペーサ上に累積的に正帯電を蓄積させていく為、問題である。したがって、上記の多重電子放出を抑制することが課題である。

上記背景を整理すると、背景 1 より、膜の誘電率と抵抗値の選択範囲には制限があり、抵抗値設計だけでは不十分な場合が存在し、膜への実効的な注入電流量を制限することすなわち、二次電子放出係数を制限することが重要であることがわかる。

さらに、背景 2, 3 より、実際の電子放出素子においては高入射角の帯電が支配的となっているため、二次電子放出係数の入射角度依存と絶対値を低下させることがスペーサ表面の設計上の課題である。さらには、背景 4 より、多重散乱電子による累積的な正帯電を抑制するために、電子の累積的な放出現象を減らすことが必要であり、これらが本発明の技術的課題である。

以上スペーサを例に挙げて述べてきたように、電子線装置内で、気密容器内に電子照射を受け得る部材が存在し、該部材の帯電による影響を緩和することが望まれる場合がある。該影響としては、電子の照射位置の変動や沿面放電の発生などである。本願では、該影響を緩和できる構成を実現できる発明を提供する。

SUMMARY OF THE INVENTION

上記一般式 (0) (1) は経験的に、ほとんどの材料において満足され、二次電子放出係数の入射角度増倍係数 m_0 は実験値を一般式 (1) にフィッティングすることで求められ、再現性も高いので、二次電子放出係数の入射角度

依存性の評価の指標とすることができる。

本発明者等の詳細なる検討によれば、スペーサ材料として好適とされている多くの低二次電子放出係数を有する無機材料は、強い入射角度依存性を有し二次電子放出係数の入射角度増倍係数 m_0 は1.0以上の値を有する。このため斜め入射が多い電子線放出素子を有する画像表示装置内のスペーサの正帯電の大きな要因となる。

[理論式からの理想状態]

二次電子放出係数の入射角度増倍係数 m_0 を小さくし、かつ垂直入射の二次電子放出係数 δ_0 をも低減する為にはどうすればよいか。本発明者等の詳細なる検討の結果、以下のような要件を満たすことで、上記課題を達成することができることが分かった。すなわち、入射角依存性を緩和するためには、大きく分けて二つの手法をとることが考えられる。

入射角自体の一様性を緩和する手法、もしくは、材料側の特性として、表面効果すなわち一次電子と二次電子の侵入長の比 d/λ を少なくする方法が考えられる。

①一次電子の入射角を分散

表面と見なす界面の法線の方に微少な分布を持たせることにより、入射角度が外部から規定される角度に限定されずに局所的に定義された入射角がマクロに定義された角度にたいして分布をもつことになり、入射角依存性が緩和する。入射角の依存性は90度入射近傍で急激に増大する特性を示す為、入射角を分散させ緩和する効果は大きい。

②一次電子と二次電子の侵入長の比の低減

固体中の侵入長(penetration depth)は自由電子密度 $\rho Z_{\text{eff}} / A_{\text{eff}}$ の逆数に比例するので自由電子密度を大きくとれば二次電子放出係数の入射角度増倍係数 m_0 を小さくすることが可能となる。 $Z_{\text{eff}} / A_{\text{eff}}$ は水素以外の元素は、2～2.5の範囲をとり、 ρ の変化に比較し小さいので、侵入長は、固体の比重 ρ により規定されている。すなわち、同じ入射エネルギーの一次電子では密度 ρ の大きな膜中ほど侵入長は小さくなる。そこで、二次電子放出係数の入射角度依存係数 m_0 を抑制することは、 $m_0 = d/\lambda$ (但し λ は二次電子の脱出深

さであり、 $\lambda = 1 / \alpha$) であるから、一次電子と二次電子の媒質中における侵入距離の比を抑制することとして理解できる。

しかしながら、均一の一材料系では上記 λ と d の関係を独立に制御することが非常に困難であり、本発明者等による検討の結果、スペーサの帯電を考慮する上で特に問題となる正帯電する条件下で多くの場合、二次電子放出係数の入射角度増倍係数 m_0 が第1クロスポイントエネルギー E_1 以上でかつ第2クロスポイントエネルギー E_2 以下の一次電子に対して1.0以上の値となることが分かった。

本発明者等の詳細なる検討の結果、上記①②の作用を機能させる為の構成としては、下記に示す構造があることがわかった。

本発明者等の検討の結果、それは、表面の位置を膜厚方向に分布を持つ構成をとることにより、脱出深さ λ を分散させて深さ方向に増大させる。固体中の多くの領域で電子のエネルギーの差から $\lambda \cdot d$ であるため、表面位置の分散に伴う d の増加率は λ の増加率に比べて微少であり、結果として d / λ は小さな値となり、二次電子放出係数の入射角度増倍係数 m_0 は低減する。上述の表面の膜厚方向の位置の分散を持たせる手法は、局所的に表面が内部にもぐみこみ入り組んだようなネットワーク構造をとることにより実現される。

これらの手法により λ の増大が計られ、好適な設計を施すことにより二次電子放出係数の入射角度増倍係数 m_0 が従来例に比較して3分の1以下程度となり、 m_0 が3程度までに減少させることが可能となることがわかった。

前記の表面が入り組んだネットワーク構造による二次電子放出量の入射角度依存性の低減作用は、次のように理解される。

高抵抗膜部で走行する、二次電子と一次電子はともに媒質内部の原子と相互作用しながら衝突、散乱を繰り返し、エネルギーを失っていく。このとき電子が通過する媒質の電子密度に、侵入長とエネルギー減少率は強く依存しており、電子密度の大きな媒質中では散乱確率が高いので侵入長は小さくなる。さらに、一定の侵入距離あたりのエネルギー減少率が大きく、単位深さあたりの二次電子生成量は増大する。電子密度が大きな構造すなわち比重が大きな材料は比重が小さな材料に比較して、電子の侵入長が小さく、媒質中での二次電子生成量

が大きくなる。

電子の侵入長と生成量の差を考慮して、これらの電子密度の異なる媒質の界面において、生成した二次電子の挙動を考えると、微視的に見て電子密度大の領域から電子密度小の領域に二次電子が放出している現象が発生していると考えられる。

ここで、上記の界面が凹凸を形成し表面積を増大させる方向に形成されている場合、電子の侵入長の大きな低電子密度側の領域を走行しながら、再度、高電子密度領域との界面に到達してエネルギーを失う。誘電分極として膜中に電荷は或る一定時間残留するが、結局、正孔と再結合し最終的には膜内部で消失する。結局これらの大部分は最終的な真空への放出がなされずに真空への二次電子放出量は低減する。

本願の実施の形態では、前記の入り組んだ界面を形成する前記電子密度の異なる2領域として、高抵抗膜と真空を利用し更に、入り組んだ界面を形成するために、高抵抗膜の下層に存在する下地表面に凹凸を形成している。特に、高抵抗膜の厚さを下地の凹凸の最高部と最深部の高さの差よりも小さくすることによって、好適に入り組んだ界面を形成している。

表1に本発明の実施の形態により実現される作用をまとめた。

表1

	最表面凹凸	
	凹凸基板+高抵抗膜	
界面 (例)	真 空	膜
比重 ρ	小	大
電子密度 $\rho A_{eff} / Z_{eff}$	0	
一次電子侵入長	大	小
二次電子脱出深さ λ	大	小
二次電子発生量 $dE / dx / \xi$	小 0	大

この構造は、電子の密度の差により形成される侵入長の異なる領域を界面としてとらえることで、二次電子の抑制機能を有しており、電子密度の異なる界面が膜内において分布する構成をとることにより、特定の高抵抗膜材料に限定されずに、同様な効果を実現できる。

本願に関わる電子線装置の発明は以下のように構成される。

電子放出素子を有する電子源と、前記電子源より放出される電子が照射されるターゲットとを内包する気密容器を有しており、該気密容器内に第1の部材を有する電子線装置において、

前記第1の部材表面の二次電子放出係数は垂直入射条件において二次電子放出係数 $\delta = 1$ を満足する入射エネルギーを2個有しており、前記 $\delta = 1$ 条件をみたす2つのエネルギーのうち大きい方のエネルギーを第2クロスポイントエネルギーとしたとき、第2クロスポイント以下の入射エネルギーにおいて、入射角 θ 、0度での一次電子に対する二次電子放出係数のそれぞれを、

$$\delta_{\theta}, \delta_0$$

として、 m_1 、 m_2 を、

$$m_1 = 0.68273、$$

$$m_2 = 0.86212$$

とするときに、

下式：

$$\frac{\delta_{\theta}}{\delta_0} = \frac{1 - \left\{ 1 - \frac{m_0 \cos \theta}{1 + (m_1)^{-1} \times (m_0 \cos \theta)^{m_2}} \right\} \exp(-m_0 \cos \theta)}{1 - \left\{ 1 - \frac{m_0}{1 + (m_1)^{-1} \times m_0^{m_2}} \right\} \exp(-m_0)} \times \frac{1}{\cos \theta}$$

におけるパラメーターである二次電子放出係数の入射角度増倍係数 m_0 を、入

射エネルギーが1 k e Vでかつ入射角を0度にして測定した二次電子放出係数の値及び入射角 θ を20度、40度、60度、及び80度にしてそれぞれ測定した二次電子放出係数の値から前記一般式(1)に最小自乗法による回帰分析を行って求めたときに、その値が10以下であることを特徴とする電子線装置。

この発明は、気密容器内に電子源とターゲットとを有する構成において、該気密容器内に電子が照射されてしまう部材である第1の部材を有する構成に特に有効である。第1の部材としては、例えば、気密容器の変形や破壊を抑制する部材がある。

ここで、二次電子放出係数及び二次電子放出係数の入射角度増倍係数 m_0 は以下のように測定及び決定する。まず二次電子放出係数は、汎用の走査型電子顕微鏡SEMの装置に電子電流電流計を備えたものを使用する。一次電子電流はファラデーカップを用いる。二次電子電流量は検出器としてコレクター(MCP等を使うことができる)を備えたものを用いて確定する。また、資料部を通過する資料電流と一次電子電流と二次電子電流の連続則の関係をを用いて資料電流と一次電子電流から求めてもよい。二次電子放出係数の入射角度増倍係数 m_0 は、同一の入射エネルギー条件下で、入射角度を0度及び0度以外の角度で測定することにより得ることができる。特に入射角度を変えて測定した二次電子放出係数 δ_0 値を、 $\theta - \delta$ 特性としてプロットし、一般式(1)に最小自乗法による回帰分析(フィッティング)を行うことにより確定するとよい。本願では、二次電子放出係数を、入射角度が0度、20度、40度、60度及び80度のときの二次電子放出係数をそれぞれ測定して、上記フィッティングを行っている。スポット径としては、凹凸構造を有する際には、スポット径としては、凹凸のピッチよりも大きい、具体的には2周期以上の凹凸を同時に照射できる、サイズとする。真空度は 10^{-7} Torr (1.3×10^{-5} Pa)以下とし、室温(20℃)で測定する。

また、前記第2クロスポイント以下の入射エネルギーにおいて、前記第1の部材表面の二次電子放出係数の入射角度増倍係数 m_0 を、入射エネルギーが1 k e Vでかつ入射角を0度にして測定した二次電子放出係数の値及び入射角

θ を20度、40度、60度、及び80度にしてそれぞれ測定した二次電子放出係数の値から前記一般式(1)に最小自乗法による回帰分析を行って求めたときに、その値が5以下であると更に好ましい。

前記第1の部材は表面の少なくとも一部に凹凸形状を備えていると好適である。

また、上記条件は、前記第1の部材は、表面の少なくとも一部に凹凸形状を備えている基板と、該凹凸形状部を被覆する膜とを有しており、該膜の膜厚は、前記基板の凹凸形状の最高部と最深部の高さの差よりも小さいように構成することにより実現することができる。

ここで、基板の凹凸部上の膜の膜厚は以下のような方法で測定する。すなわち、スペーサ表面に対して垂直に切り出した切断面を露出させる。該切断面において、断面SEMにより膜厚を測定することができる。この時膜厚としては、基体の凹部の最深部における膜厚を採用する。断面SEMで評価する場合には、金属薄膜のスパッタ被覆を前処理として設けてもよい。それにより資料の絶縁性による局所的なチャージアップを抑制することができる。

またここで、前記基板としては、単一基板であっても、積層構造を有する基板であってもよく、該積層構造としては、前記凹凸が形成された粗面化層を有するものであるとよい。ここで、この凹凸としては、微粒子がバインダーマトリクス中に分散含有されることにより構成されるものであってもよい。また、多孔質ガラスまたは多孔質セラミックを用いてもよい。

また、前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、前記電子源からの電子線の軌道及び前記ターゲットの側で反射された電子線の軌道のいずれに対しても、前記二次電子放出係数の入射角度依存性を低減するような方向に形成されているとよい。

また、前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、前記第1の部材の表面と平行な方向のいずれに沿っても凹凸が形成されているとよい。

たとえば、一方向のみに沿って凹凸が形成されている場合には、該方向には凹凸による効果が期待できないのにたいして、いずれの方向の断面で見ても凹

凹凸が確認できる構造とすることによってさまざまな入射角度を有する電子入射に対しての効果が発生する。具体的には、互いに平行でない2方向それぞれに溝やリブを有する構造であったり、溝やリブの軸方向が一つに定まらない凹凸を有するのが有効である。ランダムな凹凸分布を有する構成も好適である。

また、上記各発明において、前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、平均周期が $100\mu\text{m}$ 以下であると好適であり、更に、 $10\mu\text{m}$ 以下とよい。

また、上記各発明において、前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、平均粗さが $0.1\mu\text{m}$ 以上 $100\mu\text{m}$ 以下であると好適である。更には、平均粗さが $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であると好ましい。

また、上記各発明において、前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、少なくとも2種以上の凹凸の繰返し周期よりなる物であると好適である。

また、上記各発明において、前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、前記第1の部材の材料表面を非均一に除去することによって得られたものであると好適である。

ここで、前記表面の非均一な除去の対象である材料として、本願の実施の形態の項で示すように、表面を構成する膜の下層である基板を採用できる。本願で示す実施の形態においては、この基板の表面に皮膜を設けている。前記非均一な除去のためには、表面を腐食する方法、より具体的には科学的あるいは電気化学的に腐食する方法、により表面に溝や孔を形成する方法を採用する。また、固体による非均一な除去、例えばペーパーやすりやによる処理や、粒子群の噴霧処理や、液体による非均一な除去も採用できる。その他にも、射出形成や圧延ローラや圧延スタンプのように素材が受ける圧力（非均一な圧力）により凹凸形状を得てもよい。

また、上記各発明において、前記第1の部材は、表面の少なくとも一部に膜を備えており、該膜は、 $10^7[\Omega/\square] \sim 10^{14}[\Omega/\square]$ の面積抵抗値を有する物であると好ましい。

また、上記各発明において、前記第1の部材は、表面の少なくとも一部に膜を備えており、該膜は、少なくとも1種の金属、もしくは炭素、もしくは珪素、もしくはゲルマニウムを有しており、窒化物もしくは酸化物もしくは炭化物からなるものを好適に採用し得る。

また、上記各発明において、前記第1の部材は、表面の少なくとも一部に膜を備えており、該膜は、該膜を平滑基板上に平滑表面を有するように形成した際に、垂直入射条件で測定した二次電子放出係数が3.5以下となる組成の膜であるとよい。

また、上記各発明において、前記第1の部材は、表面の少なくとも一部に膜を備えており、該膜において、表面の酸素濃度が膜内部の酸素濃度よりも大であるとよい。

また、前記第1の部材は、表面の少なくとも一部に膜を備えており、該膜は、スパッタ法、真空蒸着法、湿式印刷、スプレイ法、もしくはディッピング法のいずれかの方法による形成することができる。

また、上記各発明において、前記第1の部材は、前記電子源と当接しており、前記第1の部材は、表面の少なくとも一部に設けた第1の膜と、前記電子源との当接部に設けた導電性膜とを有しており、前記第1の膜と導電性膜とは接触しているようにしたり、前記第1の部材は、前記気密容器内に設けられ前記電子源より放出される電子を制御する電極と当接しており、前記第1の部材は、表面の少なくとも一部に設けた第1の膜と、前記電極との当接部に設けた低抵抗膜とを有しており、前記第1の膜と低抵抗膜とは接触しているようにするとよい。

ここで、上記低抵抗膜は、前記第1の膜よりも低い面積抵抗を有するとよい。特に低抵抗膜の面積抵抗値は、第1の膜の面積抵抗値よりも1桁以上低いとよい。低抵抗膜と第1の膜とが接触することにより、第1の膜に不均一な電荷が存在しても、低抵抗膜の存在により、電荷の不均一を緩和することができる。第1の部材と電子源もしくは電極とが当接する構成における当接部に低抵抗膜を有する構成においては、例えば図1に示すように、基板1、第1の膜2、低抵抗膜3の順に配置し、低抵抗膜が電子源もしくは電極に直接当接する第

1の形態を採用してもよく、また、基板1、低抵抗膜3、第1の膜2の順に配置し、第1の膜2が電子源もしくは電極に直接当接する第2の形態を採用してもよい。第1の形態においては、第1の膜は低抵抗膜を介して電子源もしくは電極に電氣的に接続されることになるのはもちろんのこと、第2の形態においても、当接部における第1の膜の電気抵抗は、膜厚方向では小さくなるので、第1の膜のある部分において発生した電荷は、低抵抗膜及び当接部の第1の膜を介して電子源もしくは電極に移動することができる。すなわち、第1の膜は低抵抗膜を介して電子源もしくは電極に電氣的に接続されることになる。

また、上記各発明は、前記第1の部材としては帯電の影響を緩和したい部材であれば有効であるが、複数部材間の間隔を維持するスペーサである場合に特に有効である。

また、上記各発明は、前記気密容器内部に前記電子源より放出される電子を制御する電極を更に有する構成とすることができる。具体的には該電極としては、電子源より放出される電子をターゲットの側に加速する電位が与えられる加速電極であったりする。上記各発明は、前記電子源が有する電子放出素子と前記電極の間の印加電圧が3 kV以上である構成において特に有効である。

また、前記電極を有する構成において、前記第1の部材は、少なくとも表面の一部に膜を有しており、該膜は、前記電子源及び前記電極の双方に電氣的に接続されると好適である。膜と電子源との電氣的接続とは、膜が電子源が有する配線などの電極に電氣的に接続されることによって実現できる。

上記各発明において、前記電子源は、電子放出素子として冷陰極素子を有するものが好適である。冷陰極素子としては、表面伝導型電子放出素子を好適に用いることができる。また、上記各発明において、電子源が有する電子放出素子は、電子放出の際に、電子源の主面と平行な方向の電界成分を有する電界が生じるものである場合に特に有効である。

また、上記各発明において、前記ターゲットは、電子の照射により画像を形成するものであるとよい。前記ターゲットとしては蛍光体を備えるものを好適に採用し得る。

また、本願は電子線装置の発明として、以下の構成の発明を含んでいる。

電子放出素子を有する電子源と、前記電子源より放出される電子が照射されるターゲットとを内包する気密容器を有しており、該気密容器内に第 1 の部材を有する電子線装置において、

前記第 1 の部材は、表面に膜を有しており、該膜の下地が凹凸形状を備えており、該膜の膜厚は、前記下地の凹凸形状の最高部と最深部の高さの差よりも小さい事の特徴とする電子線装置。

上記各発明において、電子源としては、複数の行配線と複数の列配線とで電子放出素子をマトリクス配線した電子源を好適に採用し得る。単純マトリクスを構成し得る。

また、電子放出機構とは別に変調用の制御電極を設ける構成も採用し得る。

たとえば、並列に配置した複数の電子放出素子(好適には冷陰極素子)の個々を両端で接続した電子放出素子の行を複数配し、この配線と交差する方向に沿って、電子放出素子の上方に配した制御電極(グリッドとも呼ぶ)により電子放出素子からの電子を制御するはしご状配置の電子源を用いてもよい。

また、本発明の思想によれば、表示用として好適な画像形成装置に限るものでなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の実施形態で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。また、本発明の思想によれば、例えば電子顕微鏡のように、電子源からの放出電子の被照射部材が、蛍光体等の画像形成部材以外のものである場合についても、本発明は応用できる。従って、本発明は被照射部材を特定しない一般的電子線装置としての形態もとりうる。

BRIEF DESCRIPTION OF THE DRAWINGS

図 1 A、図 1 B 及び図 1 C は本発明の実施例 1 に記載したスぺーサの概略図およびその作成工程の説明図。図 1 A は本発明の実施例のスぺーサ基板

の概略図、図 1 B 及び図 1 C は本発明の実施例のスペーサ基板の表面形状の一部を説明した図。

図 2 は本発明のスペーサである実施例の別の形態の表面形状を示した説明図。

図 3 は本発明のスペーサである実施例の別の形態の表面形状を示した説明図。

図 4 は本発明のスペーサである実施例の別の形態の表面形状を示した説明図。

図 5 は本発明のスペーサである実施例の別の形態の表面形状を示した説明図。

図 6 は本発明のスペーサである実施例の別の形態の表面形状を示した説明図。

図 7 は本発明のスペーサである実施例の別の形態の表面形状を示した説明図。

図 8 は本発明のスペーサである実施例の別の形態の表面形状を示した説明図。

図 9 は本発明のスペーサである実施例の別の形態の表面形状を示した説明図。

図 1 0 は本発明のスペーサである実施例 3、4 の凹凸形成パターンを示した説明図。

図 1 1 は比較例のスペーサの表面形状を示した説明図。

図 1 2 は二次電子放出効果を考慮した帯電電位の基本計算モデル。

図 1 3 は帯電の蓄積効果を説明する駆動時間の例示を示す説明図。

図 1 4 は一次電子入射角と二次電子放出の分布を示す説明図。

図 1 5 は二次電子放出係数の入射角度 θ 依存特性を示す説明図。

図 1 6 A、図 1 6 B 及び図 1 6 C は二次電子放出量の入射角度依存特性の基板凹凸依存性を示す走査電子顕微鏡観察像。

図 1 7 は本発明の実施形態である画像表示装置の、表示パネルの一部を切り欠いて示した斜視図。

図 1 8 は本発明の実施形態である表示パネルの 18-18 断面図。

図 1 9 A は本発明の実施形態で用いた平面型の表面伝導型電子放出素子の平面図、図 1 9 B はその断面図。

図 2 0 は本発明の実施形態で用いたマルチ電子ビーム源の基板の平面図。

図 2 1 は本発明の実施形態で用いたマルチ電子ビーム源の基板の一部断面図。

図 2 2 A 及び図 2 2 B は表示パネルのフェースプレートの蛍光体配列を例示した平面図。

図 2 3 は表示パネルのフェースプレートの蛍光体配列を例示した平面図。

図 2 4 A、図 2 4 B、図 2 4 C、図 2 4 D 及び図 2 4 E は平面型の表面伝導型電子放出素子の製造工程を示す断面図。

図 2 5 は通電フォーミング処理の際の印加電圧波形。

図 2 6 A は通電活性化処理の際の印加電圧波形を示す図、図 2 6 B は放出電流 I_e の変化を示す図。

図 2 7 は本発明の実施形態で用いた垂直型の表面伝導型電子放出素子の断面図。

図 2 8 A、図 2 8 B、図 2 8 C、図 2 8 D、図 2 8 E 及び図 2 8 F は垂直型の表面伝導型電子放出素子の製造工程を示す断面図。

図 2 9 は本発明の実施形態で用いた表面伝導型電子放出素子の典型的な特性を示すグラフ。

図 3 0 は本発明の実施形態である画像表示装置の駆動回路の概略構成を示すブロック図。

図 3 1 は本発明の一例であるはしご型配列の電子源の模式的平面図。

図 3 2 は本発明の一例であるはしご型配列の電子源を持つ平面型画像表示装置の斜視図。

図 3 3 は従来知られた表面伝導型電子放出素子の一例。

図 3 4 は従来知られた F E 型素子の一例。

図 3 5 は従来知られた M I M 型素子の一例。

図 3 6 は従来知られた平面型画像表示装置の、表示パネルの一部を切り欠

いて示した斜視図。

DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENTS

以下に本発明の好ましい態様について説明する。

以下で説明している本発明の実施の形態は、表面に帯電防止を目的とした高抵抗膜を有する凹凸基板であり、スペーサ基板上の凹凸は、複数の方向に対して入射角を緩和するように形成されている。図1B及び図1Cは本発明の凹凸基板スペーサの断面模式図であり、図1Bは図1Aの縦方向1B-1Bを含む断面であり、同様に図1Cは、横方向1C-1Cを含む断面の模式図である。

1は、少なくとも表面に凹凸を形成したスペーサ基板、2はスペーサ基板1の表面に形成した帯電防止を目的とした高抵抗膜である。高抵抗膜2は、前記スペーサ基板の表面凹凸にならい最終的な表面に凹凸を形成している。3は上下電極基板とスペーサとの間のオーミックなコンタクトを得る為に必要に応じて設けられた低抵抗膜である。図1B及び図1Cから明らかなように、スペーサ基板は互いに直交する1B-1B断面方向にも1C-1C断面方向にも凹凸形状を有している。従って、他の断面方向にも凹凸形状を有している。

また、以下では上記高抵抗膜付き凹凸基板をスペーサに用いた平面型の画像表示装置（電子線装置）の実施態様を説明しており、図17にその構造概略を示すように（詳細は後述）、複数の冷陰極素子1012を形成した基板1011と発光材料である蛍光膜1018を形成した透明なフェースプレート1017とをスペーサ1020を介して対向させた構造を有する画像表示装置であり、スペーサ1020がその表面に凹凸形状を有しており、その凹凸の平均的振幅値より大きくない膜厚で形成された帯電防止を目的とする高抵抗膜で被覆されていることを特徴とする画像表示装置である。

[凹凸の機能（二次電子放出帯電の入射角度依存性）]

[凹凸形成方向] 複数方向、ランダム

図2から図9は本発明の高抵抗膜付き凹凸基板スペーサの他の構造を示すものであり、基板表面の一部の形状を示す説明図である。本発明のスペーサ表面に形成した凹凸の機能は、解決すべき課題の項で述べた複数の課題に対して、下記のような複数の効果を得ることができる。

第一の効果としては、帯電量に大きく寄与する高入射角度モードの入射電子の入射角度を減少させる効果である。後述するように、この形状の工夫による効果によって、前記一般式(1)において定義される二次電子放出係数の入射角度増倍係数 m_0 の減少効果は、平滑表面に対して1/3以下のレベルに抑制させることが可能となる。この効果は、特に、80度以上の高入射角となる最近接の冷陰極素子である電子放出素子からの直接入射電子に対して特に有効である。

また、第二の効果として、凹凸形状の一形態として、例えば図3のような多孔質構造が挙げられるが、この場合は、微細なファラデーカップの集積体のように、二次電子を閉じ込める効果が得られる。

このような、スペーサ表面の粗面化による二次電子放出抑制効果を確認する為、スパッタ法により同一条件でCrAlN膜を成膜した粗面化したアルミナ基板（粗面化層を表面に有するアルミナ基板）と平滑なアルミナ基板を走査電子顕微鏡で観察した。この観察写真を図16A乃至図16Cに示す。図16A、16B及び16Cは、それぞれ一次電子の入射角が0度、30度、60度の時の二次電子放出量を示す。なお、1次電子加速電圧は1kVであり、アルミナ基板表面は膜厚200nmのCrAlNよりなる高抵抗膜で覆われている。各図において左側は粗面化したアルミナ基板、右側は平滑なアルミナ基板のものである。なお、二次電子放出量は明るいほど多い。この結果のように入射角が大きな条件では、粗面化による二次電子の放出量が抑制されていることがわかる。

さらには、第三の結果として、多重放出二次電子の抑制効果が挙げられる。放出された二次電子は、加速電界によりエネルギーを受け加速しながら陽極方向に軌道をとるが、放出直後のエネルギーが比較的小さいので、局所的な帯電領域に引っ張られるスペーサ上に再突入する。このとき $\delta - 1$ 倍の正電荷が生成してしまう。このとき、平滑基板に対して粗面化処理を施すことにより、飛程距離を分断することが可能となり、 $\delta - 1 \leq 0$ か若しくは $\delta - 1 \sim 0$ だが絶対値 $|\delta - 1|$ があまり大きくならない条件で再入射し正電荷の蓄積を抑制する効果を提供することができる。

第四の効果として、陽極反射電子に対する入射角度抑制効果があげれる。

スペーサへの入射電子の飛来経路はさまざまに分布しており、特にフェースプレートからの反射電子の再入射（以下、「F P 反射電子」という。）においては、その放出方向は、ほぼ同心円状の分布が存在している為、反射電子は周囲の多方向に分布している。

高圧印加電極方向から見たF P 反射電子軌道の分布に関して、本発明者等による電子放出素子の素子列毎に各々駆動した時のスペーサ帯電量のスペーサ電子放出素子間距離および陽極（フェースプレートに備えられた陽極基板）印加電圧への依存性検討の結果、陽極基板（フェースプレートに備えられたメタルバック或いはアノード電極）からの反射電子は、最近接（第1近接）のみならず第2、第3、第4近接の電子放出素子からの放出電子が含まれることがわかった。上記の飛程距離は、画像表示装置毎に変化を受けその影響度は一様ではないが、一般に高輝度を得ようとする目的から、蛍光体からの発光の利用効率を上げる為に設けられたアルミ電極などの部材の設置や加速電圧の高電圧化でその影響は増倍し、帯電の原因の一つとなっている。この現象は、F P 反射電子は、スペーサから反射電子のフェースプレート上の反射位置までの距離に依存し、スペーサに近い素子ほど再入射量が多いことを意味するだけでなく、発光点からのF P 反射電子のうちスペーサと近距離位置で反射されたものであるほど、遠方への入射点への再入射時の入射角が増倍されていることを意味する。このような理由から、斜めモードの反射電子に対する二次電子放出抑制効果として、多方向に形成した凹凸形状が有効に機能する。

以上が、本実施態様における粗面化すなわち凹凸表面の帯電抑制に関する主たる機能である。さらなる、別の効果としては、スペーサ基板に凹凸を付けることにより、凹凸形状の作成機能を、帯電防止膜と分離した為、スペーサ基板面内の場所による表面形状の制御などが簡便に行うことが出来るなどの効果が生まれる。

[凹凸の周期性]

本発明の電子線装置においてスペーサの凹凸形状の配置は、前述の二次電子放出抑制効果を得る為には、必ずしも一つの周期的な配置をとる必要はなく、

ランダムな周期の配置であっても良い。どのような、配置構造をとるかは、例えば作製工程の利便性等から決定して良い。特に周期的である場合は、二次電子や反射電子のエネルギー分布、入射角分布を考慮して、その繰返し周期として、複数の周期構造から構成される凹凸を形成していることが好ましい。なお、複数の周期構造とは、複数の周期が重畳された構造のことをいう。

〔凹凸の具体〕 ピッチ、振幅

二次電子放出係数の入射角度依存緩和効果の観点からは、スペーサ基板の凹凸形状の間隔や振幅は大きく効果に影響を及ぼさず任意に選択されて良いが、多重放出二次電子が陽極陰極ギャップ間の電界からエネルギーを得て、正帯電領域の加速エネルギーを得る前にトラップする効果を考慮すると、スペーサ基板の凹凸形状は、加速電圧によるが $100\mu\text{m}$ 程度の間隔もしくはピッチを持っていることが好ましい。さらに好ましくは、その間隔もしくはピッチは $10\mu\text{m}$ 以下あることが好ましい。また、同様の理由から、凹凸形状の振幅値は、二次電子放出係数の入射角度依存抑制の観点からは、任意の値を選択できるが、多重放出二次電子の抑制効果を得る点では、平均粗さが $0.05\mu\text{m}$ 以上の大きい値であることが好ましいが、表面に形成する膜の連続性と、凸部における先鋭な形状による電界集中効果を抑制する為には、上限としての $100\mu\text{m}$ 以下の平均粗さであることが好ましい。また、特に好ましくは、平均粗さが $1\mu\text{m}$ 以上 $10\mu\text{m}$ 以下であることが好ましい。

〔凹凸形状の具体〕 作成方法

上記スペーサの凹凸形状を作成する手段としては、前述の形状が形成される手法であれば自由に選択され、下記の作成手法に限定されないし、複数の手法を組み合わせても良い。例えばガラス材料等の微細加工技術としてグレーティング形成法、エッチング法、リフトオフ法等が適用できる、必要に応じて光学的なパターンニングや機械的なマスクを用いて形状を制御することも可能である。

また、ランダムな凹凸形状を得る手法として、サンドブラスト法等の固体、液体、粒子群等の噴霧処理の手法を用いても良い、さらには、深い凹部、すなわち多孔質表面を作成する手法として、分相成分からなるガラス材やセラミッ

ク材を腐食処理してなる、多孔質ガラスや多孔質セラミックを用いることができる。さらには、電気化学的に金属表面上に陽極酸化して得られるマイクロホールを用いることができる。これらは、処理時間や加熱温度、腐食材の規定度、電流密度等により多孔質形状の密度や形状の制御性が高い点で好ましい作成方法である。

また、基板自体が凹凸表面を有していなくても、スペーサ基板と表面高抵抗膜との間に、凹凸形成層を設けた、多層型の凹凸基板を用いることも出来る。凹凸形成層としても、下記一手法に限定されないが、凹凸間隔や振幅の制御性や先鋭な突起が無いなどの特徴から、酸化珪素や金属酸化物などの微粒子をバインダーマトリクス中に分散させた微粒子分散型粗面化膜を用いることが好ましい。

また、比較的溶融が容易なガラス等の部材は、上記のような種々の粗面化の手段により作成したマスターから型をとり、その型により射出成形や圧延ローラー、圧延スタンプ等により基板の形状加工を行うことも可能である。

〔高抵抗膜の抵抗値（高抵抗膜の δ 、高抵抗膜の構成）〕

基体上の膜としては、下層の凹凸形状をならい表面に凹凸を作成できればよく、基本的に種々の帯電防止膜を使用することができる。

凹凸形状のレベリング性の低い高抵抗膜を形成する為には、基本的には、下層あるいは基板凹凸の所望の振幅値より、著しく大きな膜厚で形成しないことが重要であり、好ましくは下層の振幅値以下の膜厚となるように形成する。ただし極端に薄膜化することは、面抵抗を増大させる効果と凹凸の曲率が大きい領域で、膜の連続が失われやすい為、基板の導電性を利用しない場合には、少なくとも100 Å以上、好ましくは500 Å以上の膜厚条件が選択される。

高抵抗膜の作成手法としては、既存の帯電防止膜作成プロセスが適用できる。例えば、スパッタ法、真空蒸着法、湿式印刷、スプレイ法、ディッピング法等を適用することが出来る。作成プロセスのローコスト化という観点からはディッピング法などの液相プロセスが好ましい。このとき、レベリング性を低くするために、膜厚と塗工液の粘度を小さい値に制御することが重要である。

さらには、高抵抗膜の二次電子放出係数は低い方が好ましく、平滑膜の二次

電子放出係数として、3.5以下であることがより好ましい。すなわち、平滑基板上に形成された平滑膜表面に対する垂直入射条件で測定した一次電子入射の電子数に対する二次電子の放出電子数が全入射エネルギーにおいて3.5以下であることがより好ましい。さらには、膜の化学的安定性という観点から、表面層が膜内部に比較して高酸化状態にあることが好ましい。

本発明の画像表示装置において、図17を参照すると、上記スペーサ1020の一方の辺は冷陰極素子を形成した基板1011上の配線に電氣的に接続されている。また、その対向する辺は冷陰極素子より放出した電子を高いエネルギーで発光材料（蛍光膜1018）に衝突させるための加速電極（メタルバック1019）に電氣的接続される。すなわち、スペーサの表面に形成された帯電防止膜にはほぼ加速電圧を帯電防止膜の抵抗値で除した電流が流される。

そこで、スペーサの抵抗値 R_s は帯電防止および消費電力からその望ましい範囲に設定される。帯電防止の観点から面積抵抗(sheet resistivity) R/\square は $10^{14}\Omega/\square$ 以下であることが好ましい。十分な帯電防止効果を得るためには $10^{13}\Omega/\square$ 以下がさらに好ましい。面積抵抗はスペーサ形状とスペーサ間に印加される電圧により左右されるが、 $10^7\Omega/\square$ 以上であることが好ましい。

帯電防止膜の厚み t は $10\text{ nm}\sim 1\text{ }\mu\text{ m}$ の範囲が望ましい。材料の表面エネルギーおよび基板との密着性や基板温度によっても異なるが、一般的に 10 nm 以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方膜厚 t が $1\text{ }\mu\text{ m}$ 以上では膜応力が大きくなって膜はがれの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。さらに上記の観点より、より好ましくは、膜厚は $50\sim 500\text{ nm}$ であることが望ましい。

面積抵抗 R/\square は ρ/t であり、以上に述べた R/\square と t の好ましい範囲から、帯電防止膜の比抵抗 ρ は $10\sim 10^{10}\Omega\text{ cm}$ が好ましい。さらに面積抵抗と膜厚のより好ましい範囲を実現するためには、 ρ は $10^4\sim 10^8\Omega\text{ cm}$ とするのが良い。

スペーサは上述したようにその上に形成した帯電防止膜を電流が流れることにより、あるいはディスプレイ全体が動作中に発熱することによりその温度が上昇する。帯電防止膜の抵抗温度係数が大きな負の値であると温度が上昇し

た時に抵抗値が減少し、スペーサに流れる電流が増加し、さらに温度上昇をもたらす。そして電流は電源の限界に達するまで増加しつづける。このような電流の熱暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が1%以上である。すなわち、帯電防止膜の抵抗温度係数は-1%未満であることが望ましい。

帯電防止膜特性を有する材料として、金属酸化物が優れている。金属酸化物の中でも、クロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、電子放出素子から放出された電子がスペーサに当たった場合においても帯電しにくいためと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンが高抵抗であるため、スペーサ抵抗を所望の値に制御しやすい。

しかしながら、上記金属酸化物、あるいはカーボンはその抵抗値が帯電防止膜として望ましい比抵抗の範囲に調整することが難しかったり、雰囲気により抵抗が変化しやすいため、これらの材料のみでは抵抗の制御性が乏しい。

アルミと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲に抵抗値を制御できる。さらには後述する画像表示装置作製の工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が-1%未満であり、実用的に使いやすい材料である。遷移金属元素としてはTi, Cr, Ta等が挙げられる。

[好ましい比抵抗を得るための組成範囲]

本発明による帯電防止膜はアルミ遷移金属合金窒化膜（以下、「合金窒化膜」と略す。）表面に二次電子放出係数 δ が小さい材料である酸化金属膜あるいはカーボン膜をトップコート層として積層したものであってもよい。帯電防止膜全体の抵抗値は概ね合金窒化膜の抵抗値で規定され、トップコート層は帯電防止を抑える効果がある。トップコート層は前述したように抵抗値が雰囲気に左右されるため、トップコート層の抵抗値が帯電防止膜の抵抗値の1/2を越えるようにトップコート層の厚みを決定すべきである。トップコート層の比抵抗が高い場合、その表面に蓄積した電荷を速やかに逃がすことが難しくなるため、

トップコート層の厚みが制限され、20 nmを越えない値が好ましい。

合金窒化膜はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに代えて酸素ガスを使用する。その他、CVD法、アルコキシド塗布法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気中に水素が含まれるようにするか、成膜ガスに炭化水素ガスを使用する。

合金窒化膜とトップコート層は別の装置により作製しても良いが、連続的に積層することにより、トップコート層の密着性が強くなる。

本発明による帯電防止膜を平面型の画像表示装置のスペーサ帯電防止に対して説明したが、これに限らず他の用途における帯電防止膜として使用することができる。

また、前記高抵抗膜を設けたスペーサが上下基板との接触部に低抵抗膜を有することを特徴とすることにより、スペーサと陽極・陰極との接合部近傍の局所的な電荷の蓄積を抑制することが可能となる。また、低抵抗膜の抵抗値は、上下基板との電氣的接合を良好にする目的から、その面積抵抗が前記高抵抗膜の抵抗値の $1/10$ 以下であり、かつ 10^7 [Ω/\square] 以下であることが望ましい。さらには、前記電子放出素子は、冷陰極素子であり、さらには、一對の電極間に電子放出部を含む導電性膜を有する電子放出素子であり、さらに、表面伝導型電子放出素子であることを特徴とすることが素子の構造が簡単でかつ高輝度が得られることからより好ましい。

また、前記ターゲットに、入力信号に応じて前記電子放出素子から放出された電子を照射して画像を形成する画像形成装置として、本技術を適用した電子線装置を応用することが出来る。前記ターゲットとしては、画像記録という観点からさまざまな材料により、潜像を形成できるが、蛍光体から成ることにより安価に動画像を記録表示できる。

[画像表示装置概要]

次に、本発明を適用した画像表示装置の表示パネルの構成と製造法について、具体的な例を示して説明する。

図17は、実施形態に用いた表示パネルの斜視図であり、内部構造を示すためにパネルの一部を切り欠いて示している。

図中、1015はリアプレート、1016は側壁、1017はフェースプレートであり、1015～1017により表示パネルの内部を真空に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、例えばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空に排気する方法については後述する。また、上記気密容器の内部は 10^{-6} [Torr] (1.3×10^{-4} Pa) 程度の真空に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、スペーサ1020が設けられている。

次に、本発明の画像形成装置に用いることができる電子放出素子基板について説明する。

本発明の画像形成装置に用いられる電子源基板は複数の冷陰極素子を基板上に配列することにより形成される。

冷陰極素子の配列の方式には、冷陰極素子を並列に配置し、個々の素子の両端を配線で接続するはしご型配置（以下、「はしご型配置電子源基板」と称する。）や、冷陰極素子の一对の素子電極のそれぞれX方向配線、Y方向配線を接続した単純マトリクス配置（以下、「マトリクス型配置電子源基板」と称する。）が挙げられる。なお、はしご型配置電子源基板を有する画像形成装置には、電子放出素子からの電子の飛翔を制御する電極である制御電極（グリッド電極）を必要とする。

リアプレート1015には、基板1011が固定されているが、該基板上には冷陰極素子1012が $N \times M$ 個形成されている。（ N 、 M は2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。例えば、高品位テレビジョンの表示を目的とした画像表示装置においては、 $N = 3000$ 、 $M =$

1 0 0 0以上の数を設定することが望ましい。)前記 $N \times M$ 個の冷陰極素子は、 M 本の行方向配線1 0 1 3と N 本の列方向配線1 0 1 4により単純マトリクス配線されている。前記、1 0 1 1～1 0 1 4によって構成される部分をマルチ電子ビーム源と呼ぶ。

本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線もしくは、はしご型配置した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。

したがって、例えば表面伝導型電子放出素子やF E型、あるいはM I M型などの冷陰極素子を用いることができる。

次に、冷陰極素子として表面伝導型電子放出素子（後述）を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

図 20 に示すのは、図 17 の表示パネルに用いたマルチ電子ビーム源の平面図である。基板 1011 上には、後述の図 19 A 及び図 19 B で示すものと同様な表面伝導型電子放出素子 1012 が配列され、これらの素子は行方向配線 1013 と列方向配線 1014 により単純マトリクス状に配線されている。行方向配線 1013 と列方向配線 1014 の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

図 20 の 21-21 に沿った断面を、図 21 に示す。

なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線 1013、列方向配線 1014、電極間絶縁層（不図示）、および表面伝導型電子放出素子 1012 の素子電極と導電性薄膜を形成した後、行方向配線 1013 および列方向配線 1014 を介して各素子に給電して通電フォーミング処理（後述）と通電活性化処理（後述）を行うことにより製造した。

本実施形態においては、気密容器のリアプレート１０１５にマルチ電子ビーム源の基板１０１１を固定する構成としたが、マルチ電子ビーム源の基板１０１１が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板１０１１自体を用いてもよい。

また、フェースプレート１０１７の下面には、蛍光膜１０１８が形成されている。本実施形態はカラー画像表示装置であるため、蛍光膜１０１８の部分に

はC R Tの分野で用いられる赤、緑、青の3原色の蛍光体が塗り分けられている。各色の蛍光体は、例えば図22Aに示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けてある。導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにすることや、外光の反射を防止して表示コントラストの低下を防ぐこと、電子ビームによる蛍光膜のチャージアップを防止することなどである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

また、3原色の蛍光体の塗り分け方は前記図22Aに示したストライプ状の配列に限られるものではなく、例えば図22Bに示すようなデルタ状配列や、それ以外の配列（例えば図23）であってもよい。

なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1018に用いればよく、また黒色の導電体1010は必ずしも用いなくともよい。

また、蛍光膜1018のリアプレート側の面には、C R Tの分野では公知のメタルバック1019を設けてある。メタルバック1019を設けた目的は、蛍光膜1018が発する光の一部を鏡面反射して光利用率を向上させることや、負イオンの衝突から蛍光膜1018を保護することや、電子ビーム加速電圧を印加するための電極として作用させることや、蛍光膜1018を励起した電子の導電路として作用させることなどである。メタルバック1019は、蛍光膜1018をフェースプレート基板1017上に形成した後、蛍光膜表面を平滑化处理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜1018に低電圧用の蛍光体材料を用いた場合には、メタルバック1019は用いなくともよい。

また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1017と蛍光膜1018との間に、例えばITOを材料とする透明電極を設けてもよい。

図18は図17の18-18の断面模式図であり、各部の番号は図17に対応している。スペーサ1020は絶縁性部材1の表面に帯電防止を目的とした

高抵抗膜 11 を成膜し、かつフェースプレート 1017 の内側（メタルバック 1019 等）および基板 1011 の表面（行方向配線 1013 または列方向配線 1014）に面したスペーサの当接面 3 および接する側面部 5 に低抵抗膜 21 を成膜した部材からなるもので、上記目的を達成するのに必要な数だけ、かつ必要な間隔をおいて配置され、フェースプレートの内側および基板 1011 の表面に接合材 1041 により固定される。また、高抵抗膜は、絶縁性部材 1 の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ 1020 上の低抵抗膜 21 および接合材 1041 を介して、フェースプレート 1017 の内側（メタルバック 1019 等）および基板 1011 の表面（行方向配線 1013 または列方向配線 1014）に電氣的に接続される。ここで説明される態様においては、スペーサ 1020 の形状は薄板状とし、行方向配線 1013 に平行に配置され、行方向配線 1013 に電氣的に接続されている。

スペーサ 1020 としては、基板 1011 上の行方向配線 1013 および列方向配線 1014 とフェースプレート 1017 内面のメタルバック 1019 との間に印加される高電圧に耐えるだけの絶縁性を有し、かつスペーサ 1020 の表面への帯電を防止する程度の導電性を有する必要がある。

スペーサ 1020 の絶縁性部材 1 としては、例えば石英ガラス、Na 等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等が挙げられる。なお、絶縁性部材 1 はその熱膨張率が気密容器および基板 1011 を成す部材と近いものが好ましい。

更に、上述のように、帯電防止膜に使用される帯電防止特性を有する高抵抗膜 11 の材料としては、例えば金属酸化物を用いることが出来る。金属酸化物の中でも、クロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、冷陰極素子 1012 から放出された電子がスペーサ 1020 に当たった場合においても帯電しにくいと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンは高抵抗であるため、スペーサ抵抗を所望の値に制御しやすい。

しかしながら、上述のように、上記金属酸化物、あるいはカーボンはその抵抗値が帯電防止膜として望ましい比抵抗の範囲に調整することが難しかったり、雰囲気により抵抗が変化しやすいため、これらの材料のみでは抵抗の制御性が乏しい。

上述のように、帯電防止特性を有する高抵抗膜 11 の他の材料として、アルミと遷移金属合金の窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲に抵抗値を制御できるので好適な材料である。さらには後述する画像表示装置の作製工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が -1% 未満であり、実用的に使いやすい材料である。遷移金属元素としてはTi, Cr, Ta等が挙げられる。

上述のように、合金窒化膜はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに代えて酸素ガスを使用する。その他、CVD法、アルコキシド塗布法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気に水素が含まれるようにするか、成膜ガスに炭化水素ガスを使用する。

スペーサ 1020 を構成する低抵抗膜 21 は、高抵抗膜 11 を高電位側のフェースプレート 1017 (メタルバック 1019 等) および低電位側の基板 1011 (配線 1013, 1014 等) と電氣的に接続する為に設けられたものであり、以下では、中間電極層 (中間層) という名称も用いる。中間電極層 (中間層) は以下に列挙する複数の機能を有することが出来る。

①高抵抗膜 11 をフェースプレート 1017 および基板 1011 と電氣的に接続する。

既に記載したように、高抵抗膜 11 はスペーサ 1020 表面の帯電を防止する目的で設けられたものであるが、高抵抗膜 11 をフェースプレート 1017 (メタルバック 1019 等) および基板 1011 (配線 1013, 1014 等) と直接或いは当接材 1041 を介して接続した場合、接続部界面に大きな接触

抵抗が発生し、スペーサ1020の表面に発生した電荷を速やかに除去できなくなる可能性がある。これを避ける為に、フェースプレート1017、基板1011および当接材1041と接触するスペーサ1020の当接面3或いは側面部5に低抵抗の中間層を設けた。

②高抵抗膜11の電位分布を均一化する。

冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ1020の近傍で電子軌道に乱れが生じないようにする為には、高抵抗膜11の電位分布を全域にわたって制御する必要がある。高抵抗膜11をフェースプレート1017（メタルバック1019等）および基板1011（配線1013、1014等）と直接或いは当接材1041を介して接続した場合、接続部界面の接触抵抗の為に、接続状態のむらが発生し、高抵抗膜11の電位分布が所望の値からずれてしまう可能性がある。これを避ける為に、スペーサ1020がフェースプレート1017および基板1011と当接するスペーサ端部（当接面3或いは側面部5）の全長域に低抵抗の中間層を設け、この中間層部に所望の電位を印加することによって、高抵抗膜11全体の電位を制御可能とした。

③放出電子の軌道を制御する。

冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ近傍の冷陰極素子1012から放出された電子に関しては、スペーサ1020を設置することに伴う制約（配線、素子位置の変更等）が生じる場合がある。このような場合、歪みやむらの無い画像を形成する為には、放出された電子の軌道を制御してフェースプレート1017上の所望の位置に電子を照射する必要がある。フェースプレート1017および基板1011と当接する面の側面部5に低抵抗の中間層を設けることにより、スペーサ1020近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することが出来る。

低抵抗膜21は、高抵抗膜11に比べ1桁以上低い抵抗値を有する材料を含有するものから選択すればよく、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属、あるいは合金、およびPd, Ag, Au, RuO

2 , P d - A g 等の金属や金属酸化物とガラス等から構成される印刷導体、あるいは $I n_2 O_3 - S n O_2$ 等の透明導体およびポリシリコン等の半導体材料等より適宜選択される。

接合材 1 0 4 1 はスペーサ 1 0 2 0 が行方向配線 1 0 1 3 およびメタルバック 1 0 1 9 と電氣的に接続するように、導電性をもたせる必要がある。すなわち、導電性接着材や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

また、図 1 7 において、 $D x 1 \sim D x m$ および $D y 1 \sim D y n$ および $H v$ は、当該表示パネルと不図示の電気回路とを電氣的に接続するために設けた気密構造の電気接続用端子である。 $D x 1 \sim D x m$ はマルチ電子ビーム源の行方向配線 1 0 1 3 と、 $D y 1 \sim D y n$ はマルチ電子ビーム源の列方向配線 1 0 1 4 と、 $H v$ はフェースプレートのメタルバック 1 0 1 9 と電氣的に接続している。

また、気密容器内部を真空中に排気するには、気密容器を組み立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を 10^{-7} [T o r r] (1.3×10^{-5} P a) 程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。ゲッター膜とは、例えば B a を主成分とするゲッター材料をヒーターもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は 1×10^{-5} 乃至 1×10^{-7} [T o r r] (1.3×10^{-3} 乃至 1.3×10^{-5} P a) の真空度に維持される。

以上説明した表示パネルを用いた画像表示装置は、容器外端子 $D x 1$ 乃至 $D x m$ 、 $D y 1$ 乃至 $D y n$ を通じて各冷陰極素子 1 0 1 2 に電圧を印加すると、各冷陰極素子 1 0 1 2 から電子を放出する。それと同時にメタルバック 1 0 1 9 に容器外端子 $H v$ を通じて数百 [V] 乃至数 [k V] の高圧を印加すると、上記放出された電子が加速し、フェースプレート 1 0 1 7 の内面に衝突する。これにより、蛍光膜 1 0 1 8 をなす各色の蛍光体が励起されて発光し、画像が表示される。

通常、冷陰極素子である本発明の表面伝導型電子放出素子 1 0 1 2 への印加

電圧は12～16 [V] 程度、メタルバック1019と冷陰極素子1012との距離dは0.1 [mm] から8 [mm] 程度、メタルバック1019と冷陰極素子1012間の電圧は0.1 [kV] から10 [kV] 程度である。

以上、本発明の実施形態の表示パネルの基本構成と製法、および画像表示装置の概要を説明した。

次に、前記実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス状に配列しこれらを配線した電子源或いは冷陰極素子を梯子状に配列しこれらを配線した電子源あれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、例えば表面伝導型電子放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

ただし、表示画面が大きくてしかも安価な画像表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型電子放出素子が特に好ましい。すなわち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術が必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型電子放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型電子放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型電子放出素子を用いた。そこで、まず好適な表面伝導型電子放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

[表面伝導型電子放出素子の好適な素子構成と製法]

電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型電子放出素子の代表的な構成には、平面型と垂直型の2種類が挙げられる。

[平面型の表面伝導型電子放出素子]

まず最初に、平面型の表面伝導型電子放出素子の素子構成と製法について説明する。図19Aは平面型の表面伝導型電子放出素子の構成を説明するための平面図であり、図19Bはその断面図である。図中、1011は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した膜である。

基板1011としては、例えば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上に例えば SiO_2 を材料とする絶縁層を積層した基板、などを用いることができる。

また、基板1011上に基板面と平行に互いに対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。例えば、 Ni 、 Cr 、 Au 、 Mo 、 W 、 Pt 、 Ti 、 Cu 、 Pd 、 Ag 等をはじめとする金属、あるいはこれらの金属の合金、あるいは $\text{In}_2\text{O}_3 - \text{SnO}_2$ をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。素子電極1102、1103を形成するには、例えば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターンニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（例えば印刷技術）を用いて形成してもさしつかえない。

素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔 L は通常は数百 \AA から数百 μm の範囲から適当な数値を選んで設計されるが、なかでも画像表示装置に応用するために好ましいのは数 μm より数十 μm の範囲である。また、素子電極の厚さ d については、通常は数百 \AA から数 μm の範囲から適当な数値が選ばれる。

また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）

のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

微粒子膜に用いた微粒子の粒径は、数Åから数千Åの範囲に含まれるものであるが、なかでも好ましいのは10Åから200Åの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電氣的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。具体的には、数Åから数千Åの範囲のなかで設定するが、なかでも好ましいのは10Åから500Åの間である。

また、微粒子膜を形成するのに用いられうる材料としては、例えば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pbなどをはじめとする金属や、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃などをはじめとする酸化物や、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, GdB₄などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WCなどをはじめとする炭化物や、TiN, ZrN, HfNなどをはじめとする窒化物や、Si, Geなどをはじめとする半導体や、カーボンなどが挙げられ、これらの中から適宜選択される。

以上述べたように、導電性薄膜1104を微粒子膜で形成したが、その面積抵抗値については、 $10^3 \sim 10^7 \Omega/\square$ の範囲に含まれるよう設定した。

なお、導電性薄膜1104と素子電極1102および1103とは、電氣的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図19A及び図19Bの例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極の順序で積層してもさしつかえない。

また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電氣的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理

を行うことにより形成する。亀裂内には、数Åから数百Åの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図19A及び図19Bにおいては模式的に示した。

また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれかか、もしくはそれら混合物であり、膜厚は500[Å]以下とするが、300[Å]以下とするのがさらに好ましい。なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図19A及び図19Bにおいては模式的に示した。また、平面図である図19Aにおいては、薄膜1113の一部(1105の上層部)を除去した素子を図示した。

以上、好ましい素子の基本構成を述べたが、実施形態においては以下のような素子を用いた。

すなわち、基板1011には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極1102、1103の厚さdは1000[Å]、電極間隔Lは2[μm]とした。

微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[Å]、幅Wは100[μm]とした。

次に、好適な平面型の表面伝導型電子放出素子の製造方法について説明する。図24A乃至図24Eは、表面伝導型電子放出素子の製造工程を説明するための断面図で、各部材の符号は前記図19A及び図19Bと同一である。

1) まず、図24Aに示すように、基板1011上に素子電極1102および1103を形成する。

形成するにあたっては、あらかじめ基板1011を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。堆積する方法としては、例えば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターニングし、図24Aに示した一対の素子電極1102、1103を形成する。

2) 次に、図 2 4 B に示すように、導電性薄膜 1 1 0 4 を形成する。

形成するにあたっては、まず図 2 4 A の基板に有機金属溶液を塗布してから乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィー・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である。具体的には、本実施形態では主要元素として P d を用いた。また、実施形態では塗布方法として、ディッピング法を用いたが、それ以外の例えばスピナー法やスプレー法を用いてもよい。

また、微粒子膜で作られる導電性薄膜 1 1 0 4 の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、例えば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

3) 次に、図 2 4 C に示すように、フォーミング用電源 1 1 1 0 から素子電極 1 1 0 2 と 1 1 0 3 の間に適宜の電圧を印加し、通電フォーミングを行って、電子放出部 1 1 0 5 を形成する。

通電フォーミング処理とは、微粒子膜で作られた導電性薄膜 1 1 0 4 に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分（すなわち電子放出部 1 1 0 5）においては、薄膜に適当な亀裂が形成されている。なお、電子放出部 1 1 0 5 が形成される前と比較すると、形成された後は素子電極 1 1 0 2 と 1 1 0 3 の間で計測される電気抵抗は大幅に増加する。

通電方法をより詳しく説明するために、図 2 5 に、フォーミング用電源 1 1 1 0 から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜 1 1 0 4 をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅 T 1 の三角波パルスをパルス間隔 T 2 で連続的に印加した。その際には、三角波パルスの波高値 V p f を、順次昇圧した。また、電子放出部 1 1 0 5 の形成状況をモニターするためのモニターパルス P m を適宜の間隔で三角波パルスの中に挿入し、その際に流れる電流を電流計 1 1 1 1 で計測した。

実施形態においては、例えば 10^{-5} [T o r r] (1.3×10^{-3} P a) 程度の真空雰囲気下において、例えばパルス幅T 1を1 [m s e c]、パルス間隔T 2を10 [m s e c] とし、波高値V p fを1パルスごとに0.1 [V] ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスP mを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧V p mは0.1 [V] に設定した。そして、素子電極1102と1103の間の電気抵抗が 1×10^6 [Ω] になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が 1×10^{-7} [A] 以下になった段階で、フォーミング処理にかかわる通電を終了した。

なお、上記の方法は、本実施形態の表面伝導型電子放出素子に関する好ましい方法であり、例えば微粒子膜の材料や膜厚、あるいは素子電極間隔Lなどを表面伝導型電子放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

4) 次に、図24Dに示すように、活性化用電源1112を使用して素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、電子放出特性の改善を行う。

通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。) なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

具体的には、 10^{-5} 乃至 10^{-4} [T o r r] (1.3×10^{-3} 乃至 1.3×10^{-2} P a) の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボンのいずれか、もしくはその混合物であり、膜厚は500 [Å] 以下、より好ましくは300 [Å] 以下である。

通電方法をより詳しく説明するために、図26Aに、活性化用電源1112

から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧 V_{ac} は14[V]、パルス幅 T_3 は1[msec]、パルス間隔 T_4 は10[msec]とした。なお、上述の通電条件は、本実施形態の表面伝導型電子放出素子に関する好ましい条件であり、表面伝導型電子放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

図24Dに示す1114は該表面伝導型電子放出素子から放出される放出電流 I_e を捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。(なお、基板1011を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。)活性化用電源1112から電圧を印加する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流 I_e の一例を図26Bに示すが、活性化用電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

なお、上述の通電条件は、本実施形態の表面伝導型電子放出素子に関する好ましい条件であり、表面伝導型電子放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

以上のようにして、図24Eに示す平面型の表面伝導型電子放出素子を製造した。

[垂直型の表面伝導型電子放出素子]

次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型電子放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型電子放出素子の構成について説明する。

図27は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、

1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜である。

垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、前記図19A及び図19Bの平面型における素子電極間隔Lは、垂直型においては段差形成部材1206の段差高Lsとして設定される。なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、例えばSiO₂のような電氣的に絶縁性の材料を用いる。

次に、垂直型の表面伝導型電子放出素子の製法について説明する。図28A乃至図28Fは、製造工程を説明するための断面図で、各部材の符号は前記図27と同一である。

1) まず、図28Aに示すように、基板1201上に素子電極1203を形成する。

2) 次に、図28Bに示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、例えばSiO₂をスパッタ法で積層すればよいが、例えば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

3) 次に、図28Cに示すように、絶縁層の上に素子電極1202を形成する。

4) 次に、図28Dに示すように、絶縁層の一部を、例えばエッチング法を用いて除去し、素子電極1203を露出させる。

5) 次に、図28Eに示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、例えば塗布法などの成膜技術を用いればよい。

6) 次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。(図24Cを用いて説明した平面型の通電フォーミング処

理と同様の処理を行えばよい。)

7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる。(図 2 4 D を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい。)

以上のようにして、図 2 8 F に示す垂直型の表面伝導型電子放出素子を製造した。

[画像表示装置に用いた表面伝導型電子放出素子の特性]

以上、平面型と垂直型の表面伝導型電子放出素子について素子構成と製法を説明したが、次に画像表示装置に用いた素子の特性について述べる。

図 2 9 に、画像表示装置に用いた素子の、(放出電流 I_e) 対 (素子印加電圧 V_f) 特性、および (素子電流 I_f) 対 (素子印加電圧 V_f) 特性の典型的な例を示す。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2 本の特性は各々任意単位で図示した。

画像表示装置に用いた素子は、放出電流 I_e に関して以下に述べる 3 つの特性を有している。

第一に、ある電圧 (これを「閾値電圧 V_{th} 」と呼ぶ。) 以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。

すなわち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。

第二に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

第三に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

以上のような特性を有するため、表面伝導型電子放出素子を画像表示装置に好適に用いることができた。例えば多数の素子を表示画面の画素に対応して設

けた画像表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、階調表示を行うことが可能である。

[多数素子を単純マトリクス配線したマルチ電子ビーム源の構造]

次に、上述の表面伝導型電子放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

図20に示すのは、前記図17の表示パネルに用いたマルチ電子ビーム源の平面図である。基板1011上には、前記図19A及び19Bで示したものと同様な表面伝導型電子放出素子1012が配列され、これらの素子は行方向配線電極1003と列方向配線電極1004により単純マトリクス状に配線されている。行方向配線電極1003と列方向配線電極1004の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

図20の21-21に沿った断面を、図21に示す。

なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層（不図示）、および表面伝導型電子放出素子1012の素子電極とを導電性薄膜を形成した後、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

[駆動回路構成（および駆動方法）]

図30は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行う為の駆動回路の概略構成をブロック図で示したものである。同図中、表示パネル1701は前述した表示パネルに相当するもので、前述した様に製造され、動作する。また、走査回路1702は表示ラインを走査し、制御回路1703は走査回路1702へ入力する信号等を生成する。シフトレジスタ1704は1

ライン毎のデータをシフトし、ラインメモリ 1705 は、シフトレジスタ 1704 からの 1 ライン分のデータを変調信号発生器 1707 に出力する。同期信号分離回路 1706 は N T S C 信号から同期信号を分離する。

以下、図 30 の装置各部の機能を詳しく説明する。

まず表示パネル 1701 は、端子 D x 1 乃至 D x m および端子 D y 1 乃至 D y n、および高圧端子 H v を介して外部の電気回路と接続されている。このうち、端子 D x 1 乃至 D x m には、表示パネル 1701 内に設けられているマルチ電子ビーム源、すなわち m 行 n 列の行列状にマトリクス配線された冷陰極素子を 1 行 (n 素子) ずつ順次駆動してゆく為の走査信号が印加される。一方、端子 D y 1 乃至 D y n には、前記走査信号により選択された 1 行分の n 個の各素子の出力電子ビームを制御する為の変調信号が印加される。また、高圧端子 H v には、直流電圧源 V a より、例えば 5 [k V] の直流電圧が供給されるが、これはマルチ電子ビーム源より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

次に、走査回路 1702 について説明する。同回路は、内部に m 個のスイッチング素子 (図中、S 1 乃至 S m で模式的に示されている) を備えるもので、各スイッチング素子は、直流電圧源 V x の出力電圧もしくは 0 [V] (グランドレベル) のいずれか一方を選択し、表示パネル 1701 の端子 D x 1 乃至 D x m と電氣的に接続するものである。S 1 乃至 S m の各スイッチング素子は、制御回路 1703 が出力する制御信号 T s c a n に基づいて動作するものだが、実際には例えば F E T のようなスイッチング素子を組み合わせることにより容易に構成することが可能である。なお、前記直流電圧源 V x は、図 29 に例示した電子放出素子の特性に基づき走査されていない素子に印加される駆動電圧が電子放出閾値電圧 V t h 電圧以下となるよう、一定電圧を出力するよう設定されている。

また、制御回路 1703 は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる働きをもつものである。次に説明する同期信号分離回路 1706 より送られる同期信号 T s y n c に基づいて、各部に対して T s c a n および T s f t および T m r y の各制御信号を発生

する。同期信号分離回路1706は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離する為の回路である。同期信号分離回路1706により分離された同期信号は、良く知られるように垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上、Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と表すが、同信号はシフトレジスタ1704に入力される。

シフトレジスタ1704は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル／パラレル変換するためのもので、前記制御回路1703より送られる制御信号Tsftに基づいて動作する。すなわち、制御信号Tsftは、シフトレジスタ1704のシフトクロックであると言い換えることもできる。シリアル／パラレル変換された画像1ライン分（電子放出素子n素子分の駆動データに相当する）のデータは、Id1乃至Idnのn個の信号として前記シフトレジスタ1704より出力される。

ラインメモリ1705は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路1703より送られる制御信号Tmryにしたがって適宜Id1乃至Idnの内容を記憶する。記憶された内容は、I'd1乃至I'dnとして出力され、変調信号発生器1707に入力される。

変調信号発生器1707は、前記画像データI'd1乃至I'dnの各々に応じて、電子放出素子1012の各々を適切に駆動変調する為の信号源で、その出力信号は、端子Dy1乃至Dynを通じて表示パネル1701内の電子放出素子1015に印加される。

図29を用いて説明したように、本発明に関わる表面伝導型電子放出素子は放出電流Ieに対して以下の基本特性を有している。すなわち、電子放出には明確な閾値電圧Vth（後述する実施形態の表面伝導型電子放出素子では8[V]）があり、閾値Vth以上の電圧を印加された時のみ電子放出が生じる。また、電子放出閾値Vth以上の電圧に対しては、図29のグラフのように電圧の変化に応じて放出電流Ieも変化する。このことから、本素子にパネル状の電圧を印加する場合、例えば電子放出閾値Vth以下の電圧を印加しても電子放出は生じないが、電子放出閾値Vth以上の電圧を印加する場合には表面

伝導型電子放出素子から電子ビームが出力される。その際、パルスの波高値 V_m を変化させることにより出力電子ビームの強度を制御することが可能である。また、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器 1707 として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。また、パルス幅変調方式を実施するに際しては、変調信号発生器 1707 として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

シフトレジスタ 1704 やラインメモリ 1705 は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル／パラレル変換や記憶が所定の速度で行われればよいからである。

デジタル信号式を用いる場合には、同期信号分離回路 1706 の出力信号 DATA をデジタル信号化する必要があるが、これには同期信号分離回路 1706 の出力部に A/D 変換器を設ければよい。これに関連してメインメモリ 115 の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なったものとなる。すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器 1707 には、例えば D/A 変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器 1707 には、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）および計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

アナログ信号を用いた電圧変調方式の場合、変調信号発生器 1707 には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベ

ル回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路（VCO）を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

このような構成をとりうる本発明の適用可能な画像表示装置においては、各電子放出素子に、容器外端子 D_{x1} 乃至 D_{xm} 、 D_{y1} 乃至 D_{yn} を介して電圧を印加することにより、電子放出が生じる。高圧端子 H_v を介してメタルバック1019あるいは透明電極（不図示）に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜1018に衝突し、発光が生じて画像が形成される。

[はしご型電子源の場合]

次に、前述のはしご型配置電子源基板およびそれを用いた画像表示装置について図31および図32を用いて説明する。

図31において、1011は電子源基板、1012は電子放出素子、1126の $D_{x1} \sim D_{x10}$ は前記電子放出素子に接続する共通配線である。電子放出素子1012は、基板1011上に、X方向に並列に複数個配置される（これを素子行と呼ぶ）。この素子行を複数個基板上に配置し、はしご型電子源基板となる。各素子行の共通配線間に適宜駆動電圧を印加することで、各素子行を独立に駆動することが可能になる。すなわち、電子ビームを放出させる素子行には、電子放出閾値以上の電圧の電子ビームを、放出させない素子行には電子放出閾値以下の電圧を印加すればよい。また、各素子行間の共通配線 $D_{x2} \sim D_{x9}$ を、例えば D_{x2} 、 D_{x3} を同一配線とするようにしてもよい。

図32は、はしご型配置の電子源を備えた画像形成装置の構造を示す図である。1120はグリッド電極、1121は電子が通過するための空孔、1122は D_{ox1} 、 $D_{ox2} \dots D_{ox}$ よりなる容器外端子、1123はグリッド電極1120と接続された G_1 、 $G_2 \dots G_n$ からなる容器外端子、1011は前述のように各素子行間の共通配線を同一配線とした電子源基板である。なお、図31、図32と同一の符号は同一の部材を示す。前述の単純マトリクス配置の画像形成装置（図17）との違いは、電子源基板1011とフェースプレート1017の間にグリッド電極1120を備えていることである。

前述のパネル構造は、電子源配置が、マトリクス配線或いははしご型配置のいずれの場合でも、大気圧構造上必要に応じて、フェースプレート1017とリアプレート1015の間にスペーサ120を設けることができる。

基板1011とフェースプレート1017の間には、グリッド電極1120が設けられている。グリッド電極1120は、表面伝導型電子放出素子1012から放出された電子ビームを変調することができるもので、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口1121が設けられている。グリッドの形状や設置位置は必ずしも図32のようなものでなくともよく、開口としてメッシュ状に多数の通過口を設けることもあり、また例えば表面伝導型電子放出素子の周囲や近傍に設けてもよい。

容器外端子1122およびグリッド容器外端子1123は、図30の駆動回路と電気的に接続されている。

本画像形成装置では、素子行を1行（1ライン）ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加することにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

上記の2つの画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM方式など他、これらより多数の走査線からなるTV信号（例えば、高品位TV）方式をも採用できる。

また、本発明によればテレビジョン放送の画像表示装置のみならずテレビ会議システム、コンピュータ等の画像表示装置に適した画像形成装置を提供することができる。さらには感光性ドラム等で構成された光プリンターとしての画像形成装置として用いることもできる。

【実施例】

以下に、実施例を挙げて本発明をさらに詳述する。

以下に述べる各実施例においては、マルチ電子ビーム源として、前述した、

電極間の導電性微粒子膜に電子放出部を有するタイプの $N \times M$ 個($N = 3072$, $M = 1024$)の表面伝導型電子放出素子を、 M 本の行方向配線と N 本の列方向配線とによりマトリクス配線(図17および図20参照)したマルチ電子ビーム源を用いた。

[実施例1] ガラス基板・アルミスパッタ膜・陽極酸化マイクロホール

本実施例で用いるスペーサ1024を以下のように作成した。

リアプレートと同質のソーダライムガラス基板を原形にして、ガラスの射出成形と鏡面研磨処理により、その外形寸法が、厚さ 0.2 mm 、高さ 3 mm 、長さ 40 mm となるように形状加工した。このときの表面の粗さ平均値は 100 \AA であった。この基板を $g0$ とする。

上記スペーサ基板 $g0$ を、成膜工程に先立って、先ず、純水、イソプロピルアルコール(IPA)、アセトン中で3分間超音波洗浄した後、 80°C で30分間乾燥処理を施した後、UVオゾン洗浄を施し基板表面の有機物残基を取り除く処理を施した。

次に、スパッタ法により、基板の両面に対して、チタン、アルミニウムをそれぞれ膜厚 $0.5\text{ }\mu\text{m}$ 、 $0.1\text{ }\mu\text{m}$ に成膜した。さらに、シュウ酸の 0.3 規定水溶液にて陽極酸化処理を行った。このときの電解条件は、ポテンシオスタットモードで陽極印加電位は、 40 V とし、通電時間は30分とした。この電解処理により、平均孔径 1000 \AA 、最大深さ 5000 \AA のマイクロホールを隣接間隔平均 2000 \AA の配置で形成した。

さらに、最表面部分に凹凸を設ける為に、 $\#4000$ のペーパーやすり処理を行い、粗面化した。このときの非開孔領域の平均粗さは、 100 \AA であった。この基板を $g1$ とする。基板 $g1$ の表面概観は、表面層アルミニウムが高酸化状態の絶縁体アルミナ層となり、全体として配列は均一でほぼ等間隔に底部にチタン層まで到達したマイクロホールが存在し、その間隙に微少な凹凸が形成されている。

この後、基板表面に、帯電防止膜として、CrおよびAlのターゲットを高周波電源でスパッタすることにより、Cr-Al合金窒化膜を膜厚 200 nm 形成した。スパッタガスはAr:N₂が1:2の混合ガスで全圧力は 1 mTorr

r (0.13 Pa) である。上記条件で同時成膜した膜の面積抵抗は $R/\square = 2 \times 10^9 \Omega/\square$ であり、二次電子放出係数の第一、第二クロスポイントエネルギーはそれぞれ、30 eV および 5 keV であった。

これに限らず本発明では種々の帯電防止膜を使用することが可能である。

さらに、上下電極の接合部となる領域に下記の方法により低抵抗膜を形成した。接続部と平行に、200 μ m の帯状に 10 nm 厚のチタン膜と 200 nm 厚の Pt 膜をどちらもスパッタにより気相形成した。この際、Ti 膜は、Pt 膜の膜密着性を補強する下地層として必要であった。こうして低抵抗膜付きスペーサ 1020 を得た。これをスペーサ A とする。このときの低抵抗の膜厚は 210 nm であり面積抵抗は、10 Ω/\square であった。

得られたスペーサ A の高抵抗膜部分の表面形状は、図 3 のようであった。

前記凹凸形成部は、陥没部と隆起部間の境界領域にかけて膜の被覆性は、良好であり、基板の開孔領域は、高抵抗膜の成膜により塞がれていなかった。また、非開孔領域では、膜の連続性は良好であった。

スペーサ A の二次電子放出係数の角度依存計数 m_0 は、入射電子エネルギー 1 keV に対して、2 であった。

本実施例では、前述した図 17 に示すスペーサ 1020 を配置した表示パネルを作製した。以下、図 17 および図 18 を用いて詳述する。まず、あらかじめ基板上行方向配線電極 1013、列方向配線電極 1014、電極間絶縁層（不図示）、および表面伝導型電子放出素子 1012 の素子電極と導電性薄膜を形成した基板 1011 を、リアプレート 1015 に固定した。次に、前記スペーサ A をスペーサ 1020 として基板 1011 の行方向配線 1013 上に等間隔で、行方向配線 1013 と平行に固定した。その後、基板 1011 の 5 mm 上方に、内面に蛍光膜 1018 とメタルバック 1019 が付設されたフェースプレート 1017 を側壁 1016 を介し配置し、リアプレート 1015、フェースプレート 1017、側壁 1016 およびスペーサ 1020 の各接合部を固定した。基板 1011 とリアプレート 1015 の接合部、リアプレート 1015 と側壁 1016 の接合部、およびフェースプレート 1017 と側壁 1016 の接合部は、フリットガラス（不図示）を塗布し、大気中で 400℃ 乃至

500℃で10分以上焼成することで封着した。また、スペーサ1020は、基板1011側では行方向配線1013（線幅300[μm]）上に、フェースプレート1017側ではメタルバック1019面上に、導電性のフィラーあるいは金属等の導電材を混合した導電性フリットガラス（不図示）を介して配置し、上記気密容器の封着と同時に、大気中で400℃乃至500℃で10分以上焼成することで、接着しかつ電気的な接続も行った。

なお、本実施例においては、蛍光膜1018は、図23に示すように、各色蛍光体1301が列方向（Y方向）に延びるストライプ形状を採用し、黒色の導電体1010が各色蛍光体（R, G, B）1301間だけでなく、Y方向の各画素間をも分離するように配置された蛍光膜が用いられ、スペーサ1020は、黒色導電体1010の行方向（X方向）に平行な領域（線幅300[μm]）内にメタルバック1019を介して配置された。なお、前述の封着を行う際には、各色蛍光体1301と基板1011上に配置された各素子1013とを対応させなくてはならないため、リアプレート1015、フェースプレート1017およびスペーサ1020は十分な位置合わせを行った。

以上のようにして完成した気密容器内を排気管（不図示）を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dx1～DxmとDy1～Dynを通じ、行方向配線電極1013および列方向配線電極1014を介して各素子1013に給電して前述の通電フォーミング処理と通電活性化処理を行うことによりマルチ電子ビーム源を製造した。次に、 10^{-6} [Torr]（ 1.3×10^{-4} Pa）程度の真空度で、不図示の排気管をガスバーナーで熱することで溶着し外囲器（気密容器）の封止を行った。

最後に、封止後の真空度を維持するために、ゲッター処理を行った。

以上のように完成した、図17および図18に示されるような表示パネルを用いた画像表示装置において、各冷陰極素子（表面伝導型電子放出素子）1012には、容器外端子Dx1～Dxm、Dy1～Dy nを通じ、走査信号および変調信号を図30に示す駆動回路よりそれぞれ印加することにより電子を放出させ、メタルバック1019には、高圧端子Hvを通じて高圧を印加することにより放出電子ビームを加速し、蛍光膜1018に電子を衝突させ、各色

蛍光体 1301 (図 23 の R, G, B) を励起・発光させることで画像を表示した。なお、高圧端子 H_v への印加電圧 V_a は 3 [kV] ~ 12 [kV] の範囲で徐々に放電が発生する限界電圧まで印加し、各配線 1013, 1014 間への印加電圧 V_f は 14 [V] とした。高圧端子 H_v への 8 kV 以上電圧を印加して連続駆動が 1 時間以上可能な場合に、耐電圧は良好と判断した。

このとき、スペーサ A 近傍では、耐電圧は良好であった。さらに、スペーサ A に近い位置にある冷陰極素子 1012 からの放出電子による感光スポットも含め、2 次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサ A を設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

更に、スペーサ A 上の CrAlN 高抵抗の代わりにスパッタ成膜した GeN、WGeN、SiO₂、CN、カーボンをそれぞれ 200 nm 形成したスペーサを用いたパネルにおいても、同様の効果が得られた。

[実施例 2] 基板材料

形状加工基板としてアルミナ基板を用いた以外は、実施例 1 の作成方法と同様にして表面金属層部に陽極酸化によるマイクロホールとサンドペーパー処理による粗面化を行った。このときの開孔の平均直径と深さはそれぞれ 100 nm, 500 nm であり、非開孔部の平均粗さは 100 nm であった。さらに実施例 1 と同様にしてスパッタによる高抵抗膜と低抵抗層を作成した。これをスペーサ B とする。

前記凹凸形成部は、陥没部と隆起部間の境界領域にかけて膜の被覆性は、良好であり、基板の開孔領域は、高抵抗膜の成膜により塞がれていなかった。また、非開孔領域では、膜の連続性は良好であった。

スペーサ B の二次電子放出係数の角度依存係数 m_0 は、入射電子エネルギー 1 keV に対して、2 であった。

さらに、実施例 1 と同様にして、電子線放出素子を組み込んだリアプレート等とともに電子線放出装置を作成し、実施例 1 と同条件で、高圧印加および素子駆動を行った。

このとき、スペーサ B 近傍では、耐電圧は良好であった。さらに、スペーサ

Bに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサBを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

【実施例3】フォトリソグラフ、壁構造

粗面化処理手法としてフォトリソグラフ法による選択的穴あけ加工を用いた以外は、実施例1の作成方法と同様にして、高抵抗膜付きスペーサCを作成した。

以下に、スペーサCに対する粗面作成手順を示す。前記スペーサ基板g0に対して、レジスト材とし、東京応化製OFPR-800をディッピング法により成膜し、ホットプレートにて90℃2分のプリベークをした。さらに、405nmの紫外光にて、図10に示すように、フェースプレート端側からリアプレート側高抵抗膜部にかけて繰り返し周期 y を50 μm から10 μm と線形に変化させた格子状のマスクパターンを用いて露光を行った。このとき、横方向の繰り返し周期は、50 μm とし、露光時間は4秒とした。さらに、現像液としてシプレーファーマーイースト製MFCD-2を用いて現像し、純水にてリンスを行い、乾燥させた。次に、140℃5分間の条件でホットプレートにてポストベークをした。次に、フッ化水素酸を腐食材としてガラス面をエッチングした、エッチング深さは5 μm となるようにした。次に、純水にリンスした後、乾燥させた。最後に剥離液としてナガセ産業製レジストストリップN321を使用して、レジストを除去し、純水にてリンスした物を乾燥させた。さらに実施例1と同様にしてスパッタによる高抵抗膜と低抵抗層を作成した。

得られたスペーサCの高抵抗膜部分の表面形状は、図4のようであった。

前記凹凸形成部は、陥没部と隆起部間の境界領域にかけて膜の被覆性は、良好であり、基板の開孔領域は、高抵抗膜の成膜により塞がれていなかった。また、非開孔領域では、膜の連続性は良好であった。

スペーサCの二次電子放出係数の角度依存係数 m_0 は、入射電子エネルギー1keVに対して、2であった。

さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート

等とともに電子線放出装置を作成し、実施例 1 と同条件で、高圧印加および素子駆動を行った。

このとき、スペーサ C 近傍では、耐電圧は良好であった。さらに、スペーサ C に近い位置にある冷陰極素子 1 0 1 2 からの放出電子による発光スポットも含め、2 次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサ C を設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

[実施例 4] サンドブラスト、壁構造

粗面化処理手法としてサンドブラスト法による選択的穴あけ加工を用いた以外は、実施例 3 の作成方法と同様にして、高抵抗膜付きスペーサ D を作成した。

以下に、スペーサ D に対する粗面作成手順を示す。前記スペーサ基板 g 0 に対して、図 1 0 に示すような、フェースプレート端側からリアプレート側高抵抗膜部にかけて繰り返し周期 y を $50 \mu\text{m}$ から $10 \mu\text{m}$ と線形に変化させた格子状のマスクパターンを用いてサンドブラスト処理を行った。このとき、横方向の繰り返し周期は、 $50 \mu\text{m}$ とした。開孔部の深さは、横方向が $3 \mu\text{m}$ 、縦方向が $4 \mu\text{m}$ となるようにした。さらに実施例 1 と同様にしてスパッタによる高抵抗膜と低抵抗膜を作成した。

得られたスペーサ D の高抵抗膜部分の表面形状は、図 5 のようであった。

前記凹凸形成部は、陥没部と隆起部間の境界領域にかけて膜の被覆性は、良好であり、基板の開孔領域は、高抵抗膜の成膜により塞がれていなかった。また、非開孔領域では、膜の連続性は良好であった。

スペーサ D の二次電子放出係数の角度依存係数 m_0 は、入射電子エネルギー 1 keV に対して、3 であった。

さらに、実施例 1 と同様にして、電子線放出素子を組み込んだリアプレート等とともに電子線放出装置を作成し、実施例 1 と同条件で、高圧印加および素子駆動を行った。

このとき、スペーサ D 近傍では、耐電圧は良好であった。さらに、スペーサ D に近い位置にある冷陰極素子 1 0 1 2 からの放出電子による発光スポット

も含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサDを設置しても電子軌道に影響を及ぼすような電界の乱れは発生しなかったことを示している。

〔実施例5〕粗面化下地層、凹凸

粗面化処理手法として帯電防止用高抵抗膜と平滑基板の間に、第二の膜として微粒子分散型塗布膜を用いた以外は、実施例1の作成方法と同様にして、高抵抗膜付きスペーサEを作成した。

以下に、スペーサEに対する粗面作成手順を示す。前記スペーサ基板g0を、成膜工程に先立って、先ず、純水、IPA、アセトン中で3分間超音波洗浄した後、80℃で30分間乾燥処理を施した後、UVオゾン洗浄を施し基板表面の有機物残基を取り除く処理を施した。次に、触媒化成製、微粒子分散膜タイプの高抵抗膜であるPAM606EP溶液にディッピング処理を施し、オープンにて270℃で加熱焼成した。このとき、微粒子径は平均値で450Å、膜厚がバインダー基底部で200Åとなるようにした。

さらに実施例1と同様にしてスパッタによる高抵抗膜と低抵抗層を作成した。

得られたスペーサEの高抵抗膜部分の表面形状は、図9のようであった。

得られた基板の凹凸に対して、高抵抗膜の膜厚は大きかったが、高抵抗膜は下層の凹凸層にならい表面に300Å前後の凹凸を形成していた。前記凹凸形成部は、陥没部と隆起部間の境界領域にかけて膜の被覆性は、良好であった。

スペーサEの二次電子放出係数の角度依存係数 m_0 は、入射電子エネルギー1keVに対して、4であった。

さらに、実施例1と同様にして、電子線放出素子を組み込んだリアプレート等とともに電子線放出装置を作成し、実施例1と同条件で、高圧印加および素子駆動を行った。

このとき、スペーサE近傍では、耐電圧は良好であった。さらに、スペーサEに近い位置にある冷陰極素子1012からの放出電子による発光スポットも含め、2次元状に等間隔の発光スポット列が形成され、鮮明で色再現性のよいカラー画像表示ができた。このことは、スペーサEを設置しても電子軌道に

影響を及ぼすような電界の乱れは発生しなかったことを示している。

なお本発明は板状の部材のみでなく、円柱状や角状など様々な形状の部材に適用できる。

【比較例】 平板スペーサ

粗面化処理手法を適用せずに平滑基板 g_0 をそのままスペーサ用基板として用いた以外は、実施例 1 と同様にしてスパッタによる高抵抗膜と低抵抗層を作成した。これをスペーサ F とした。得られたスペーサ F の高抵抗膜部分の表面形状は、図 11 のようであった。

高抵抗膜形成部の膜の連続製は良かったが、凹凸は形成されていなかった。

スペーサ F の二次電子放出係数の角度依存係数 m_0 は、入射電子エネルギー 1 keV に対して、1.1 であった。

さらに、実施例 1 と同様にして、電子線放出素子を組み込んだリアプレート等とともに電子線放出装置を作成し、実施例 1 と同条件で、高圧印加および素子駆動を行った。

このとき、スペーサ F 近傍では、耐電圧は良好であった。素子を破壊するにはいたらなかったが、微少な放電が観測された。さらに、スペーサ F に近い位置にある冷陰極素子 1012 からの放出電子による発光スポットは、スペーサ側に画素ピッチの 0.2 倍程度、引き寄せられていた。このことは、スペーサの帯電が発生し、スペーサ F を設置したことにより、電子軌道に影響を及ぼすような電界の乱れが発生したことを示している。

以上本発明低抵抗膜を形成した試料 A～E および比較例の試料 F について、表面形状、二次電子放出係数入射角度依存性、発光点変位、および陽極耐印加電圧について比較すると、A～E および比較例の試料 F すべての試料についてそのパネル特性としての電氣的コンタクト、発光点変位、耐電圧は、良好であり、電子線装置の耐真空スペーサとして適当な帯電防止用高抵抗膜付きスペーサを形成できた。なお、電氣的コンタクトとは、低抵抗膜を介した、高抵抗膜と基板配線並びにフェースプレート配線とのコンタクトのことである。しかしながら、比較例 F に比べて、実施例 A～E は、二次電子放出係数の角度依存が $1/2$ 以下に減少しており、スペーサに入射する斜め入射電子の帯電を抑制さ

せる効果が得られた。さらには、二次電子の多重放出現象も抑制された為、ビームの安定性と放電抑制能力も高いスペーサが得られた。また、実施例 1 で用いた陽極酸化による表面の多孔質処理は、電解処理の時間をコントロールすることにより開口径と深さを制御することが可能で、例えば実施例 1 の条件より時間をかけて電解処理すると、図 7 や図 8 のように凸部の形状変化を利用することが可能となるなどの利点もある。

以上説明してきた実施態様によれば、入射角度の緩和効果と二次電子の累積的な入射放出の抑止効果により、最近接電子源による、直接入射電子による帯電のみならずフェースプレートからの反射電子や、陽極印加電圧によってスペーサ縁面上を多重放出される累積的な放出電子の生成による帯電をも抑制したスペーサを提供することが可能となる。

これにより、帯電に伴う発光点の変位や延面放電を抑制した優れた表示品位と長期信頼性のある電子線型の画像表示装置を作成することが可能になる。

さらには、以上説明したスペーサは、基板の表面形状を制御することのみにより、上記帯電抑制の効果を実現できる為、最終の凹凸形状を実現するため加工が容易な上、膜面内に凹凸の分布を持たせるなどの形状設計の自由度が高い、さらには、既存の膜作成プロセスに対して大きな変更を必要としない、膜材料の制約が少ないので、膜材料の化学量論的な設計の自由度も高いなどの作成上の理由においても有利である。

本願に係わる発明によれば、電子線装置において、気密容器内の部材の帯電による影響を緩和することができる。また、表示品位が良好で長期信頼性のある画像表示装置を実現できる。

WHAT IS CLAIMED IS :

1. 電子放出素子を有する電子源と、前記電子源より放出される電子が照射されるターゲットとを内包する気密容器を有しており、該気密容器内に第1の部材を有する電子線装置において、

前記第1の部材表面の二次電子放出係数は垂直入射条件において二次電子放出係数 $\delta = 1$ を満足する入射エネルギーを2個有しており、前記 $\delta = 1$ 条件をみたす2つのエネルギーのうち大きい方のエネルギーを第2クロスポイントエネルギーとしたとき、第2クロスポイント以下の入射エネルギーにおいて、入射角 θ 、0度での一次電子に対する二次電子放出係数のそれぞれを、

$$\delta_{\theta}, \delta_0$$

として、 m_1 、 m_2 を、

$$m_1 = 0.68273、$$

$$m_2 = 0.86212$$

とするときに、

下式：

$$\frac{\delta_{\theta}}{\delta_0} = \frac{1 - \left\{ 1 - \frac{m_0 \cos \theta}{1 + (m_1)^{-1} \times (m_0 \cos \theta)^{m_2}} \right\} \exp(-m_0 \cos \theta)}{1 - \left\{ 1 - \frac{m_0}{1 + (m_1)^{-1} \times m_0^{m_2}} \right\} \exp(-m_0)} \times \frac{1}{\cos \theta}$$

一般式(1)

におけるパラメーターである二次電子放出係数の入射角度増倍係数 m_0 を、入射エネルギーが1 keVでかつ入射角を0度にして測定した二次電子放出係数の値及び入射角 θ を20度、40度、60度、及び80度にしてそれぞれ測定した二次電子放出係数の値から前記一般式(1)に最小自乗法による回帰分析を行って求めたときに、その値が1.0以下であることを特徴とする電子線装置。

2. 前記第2クロスポイント以下の入射エネルギーにおいて、前記第1の部材表面の二次電子放出係数の入射角度増倍係数 m_0 を、入射エネルギーが1 keVでかつ入射角を0度にして測定した二次電子放出係数の値及び入射角 θ を20度、40度、60度、及び80度にしてそれぞれ測定した二次電子放出係数の値から前記一般式(1)に最小自乗法による回帰分析を行って求めたときに、その値が5以下である請求項1に記載の電子線装置。

3. 前記第1の部材は表面の少なくとも一部に凹凸形状を備えている請求項1もしくは2に記載の電子線装置。

4. 前記第1の部材は、表面の少なくとも一部に凹凸形状を備えている基板と、該凹凸形状部を被覆する膜とを有しており、該膜の膜厚は、前記基板の凹凸形状の最高部と最深部の高さの差よりも小さい請求項1に記載の電子線装置。

5. 前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、前記電子源からの電子線の軌道及び前記ターゲットの側で反射された電子線の軌道のいずれに対しても、前記二次電子放出係数の入射角度依存性を低減するような方向に形成されている請求項1に記載の電子線装置。

6. 前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、前記第1の部材の表面と平行な方向のいずれに沿っても凹凸が形成されている請求項1に記載の電子線装置。

7. 前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、平均周期が100 μm 以下である請求項1に記載の電子線装置。

8. 前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、平均周期が10 μm 以下である請求項1に記載の電子線装置。

9. 前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、平均粗さが0.1 μm 以上100 μm 以下である請求項1に記載の電子線装置。

10. 前記第1の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、少なくとも2種以上の凹凸の繰返し周期よりなる請求項1に記載の電子線装置。

1 1. 前記第 1 の部材は、表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、前記第 1 の部材の材料表面を非均一に除去することによって得られたものである請求項 1 に記載の電子線装置。

1 2. 前記第 1 の部材は、表面の少なくとも一部に膜を備えており、該膜は、 $10^7 [\Omega/\square] \sim 10^{14} [\Omega/\square]$ の面積抵抗値を有する請求項 1 に記載の電子線装置。

1 3. 前記第 1 の部材は、表面の少なくとも一部に膜を備えており、該膜は、少なくとも 1 種の金属、もしくは炭素、もしくは珪素、もしくはゲルマニウムを有しており、窒化物もしくは酸化物もしくは炭化物からなる請求項 1 に記載の電子線装置。

1 4. 前記第 1 の部材は、表面の少なくとも一部に膜を備えており、該膜は、該膜を平滑基板上に平滑表面を有するように形成した際に、垂直入射条件で測定した二次電子放出係数が 3.5 以下となる組成の膜である請求項 1 に記載の電子線装置。

1 5. 前記第 1 の部材は、表面の少なくとも一部に膜を備えており、該膜において、表面の酸素濃度が膜内部の酸素濃度よりも大である請求項 1 に記載の電子線装置。

1 6. 前記第 1 の部材は、表面の少なくとも一部に膜を備えており、該膜は、スパッタ法、真空蒸着法、湿式印刷、スプレー法、もしくはディッピング法のいずれかの方法による形成されたものである請求項 1 に記載の電子線装置。

1 7. 前記第 1 の部材は、前記電子源と当接しており、前記第 1 の部材は、表面の少なくとも一部に設けた第 1 の膜と、前記電子源との当接部に設けた導電性膜とを有しており、前記第 1 の膜と導電性膜とは接触している請求項 1 に記載の電子線装置。

1 8. 前記第 1 の部材は、前記気密容器内に設けられ前記電子源より放出される電子を制御する電極と当接しており、前記第 1 の部材は、表面の少なくとも一部に設けた第 1 の膜と、前記電極との当接部に設けた低抵抗膜とを有しており、前記第 1 の膜と低抵抗膜とは接触している請求項 1 に記載の電子線

装置。

19. 前記第1の部材は、スペーサである請求項1に記載の電子線装置。

20. 前記気密容器内部に前記電子源より放出される電子を制御する電極を更に有する請求項1に記載の電子線装置。

21. 前記電子源が有する電子放出素子と前記電極の間の印加電圧が3kV以上である請求項20に記載の電子線装置。

22. 前記第1の部材は、少なくとも表面の一部に膜を有しており、該膜は、前記電子源及び前記電極の双方に電氣的に接続される請求項20もしくは21に記載の電子線装置。

23. 前記電子源は、電子放出素子として冷陰極素子を有する請求項1に記載の電子線装置。

24. 前記ターゲットは、電子の照射により画像を形成するものである請求項1に記載の電子線装置。

25. 前記ターゲットは蛍光体を備える請求項1に記載の電子線装置。

26. 電子放出素子を有する電子源と、前記電子源より放出される電子が照射されるターゲットとを内包する気密容器を有しており、該気密容器内に第1の部材を有する電子線装置において、

前記第1の部材は、表面に膜を有しており、該膜の下地が凹凸形状を備えており、該膜の膜厚は、前記下地の凹凸形状の最高部と最深部の高さの差よりも小さい事の特徴とする電子線装置。

27. 表面の二次電子放出係数が垂直入射条件において二次電子放出係数 $\delta = 1$ を満足する入射エネルギーを2個有しており、前記 $\delta = 1$ 条件をみたす2つのエネルギーのうち大きい方のエネルギーを第2クロスポイントエネルギーとしたとき、第2クロスポイント以下の入射エネルギーにおいて、入射角 θ 、0度での一次電子に対する二次電子放出係数のそれぞれを、

$$\delta_{\theta}, \delta_0$$

として、 m_1 、 m_2 を、

$$m_1 = 0.68273、$$

$$m_2 = 0.86212$$

とすると、

下式：

$$\frac{\delta_\theta}{\delta_0} = \frac{1 - \left\{ 1 - \frac{m_0 \cos \theta}{1 + (m_1)^{-1} \times (m_0 \cos \theta)^{m_2}} \right\} \exp(-m_0 \cos \theta)}{1 - \left\{ 1 - \frac{m_0}{1 + (m_1)^{-1} \times m_0^{m_2}} \right\} \exp(-m_0)} \times \frac{1}{\cos \theta}$$

一般式（１）

におけるパラメーターである二次電子放出係数の入射角度増倍係数 m_0 を、入射エネルギーが1 keVでかつ入射角を0度にして測定した二次電子放出係数の値及び入射角 θ を20度、40度、60度、及び80度にしてそれぞれ測定した二次電子放出係数の値から前記一般式（１）に最小自乗法による回帰分析を行って求めたときに、その値が10以下であることを特徴とするスペーサ。

28. 前記第2クロスポイント以下の入射エネルギーにおいて、前記第1の部材表面の二次電子放出係数の入射角度増倍係数 m_0 を、入射エネルギーが1 keVでかつ入射角を0度にして測定した二次電子放出係数の値及び入射角 θ を20度、40度、60度、及び80度にしてそれぞれ測定した二次電子放出係数の値から前記一般式（１）に最小自乗法による回帰分析を行って求めたときに、その値が5以下である請求項27に記載のスペーサ。

29. 前記第1の部材は表面の少なくとも一部に凹凸形状を備えている請求項27もしくは28に記載のスペーサ。

30. 表面の少なくとも一部に凹凸形状を備えている基板と、該凹凸形状部を被覆する膜とを有しており、該膜の膜厚は、前記基板の凹凸形状の最高部と最深部の高さの差よりも小さい請求項27に記載のスペーサ。

31. 表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、前記表面と平行な方向のいずれに沿っても凹凸が形成されている請求項27に記載のスペーサ。

32. 表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、

平均周期が $100\mu\text{m}$ 以下である請求項27に記載のスペーサ。

33. 表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、平均周期が $10\mu\text{m}$ 以下である請求項27に記載のスペーサ。

34. 表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、平均粗さが $0.1\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である請求項27に記載のスペーサ。

35. 表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、少なくとも2種以上の凹凸の繰返し周期よりなる請求項27に記載のスペーサ。

36. 表面の少なくとも一部に凹凸形状を備えており、該凹凸形状は、前記第1の部材の材料表面を非均一に除去することによって得られたものである請求項27に記載のスペーサ。

37. 表面の少なくとも一部に膜を備えており、該膜は、 $10^7[\Omega/\square] \sim 10^{14}[\Omega/\square]$ の面積抵抗値を有する請求項27に記載のスペーサ。

38. 表面の少なくとも一部に膜を備えており、該膜は、少なくとも1種の金属、もしくは炭素、もしくは珪素、もしくはゲルマニウムを有しており、窒化物もしくは酸化物もしくは炭化物からなる請求項27に記載のスペーサ。

39. 表面の少なくとも一部に膜を備えており、該膜は、該膜を平滑基板上に平滑表面を有するように形成した際に、垂直入射条件で測定した二次電子放出係数が3.5以下となる組成の膜である請求項27に記載のスペーサ。

40. 表面の少なくとも一部に膜を備えており、該膜において、表面の酸素濃度が膜内部の酸素濃度よりも大である請求項27に記載のスペーサ。

41. 表面の少なくとも一部に膜を備えており、該膜は、スパッタ法、真空蒸着法、湿式印刷、スプレー法、もしくはディッピング法のいずれかの方法による形成されたものである請求項27に記載のスペーサ。

42. 表面に膜を有しており、該膜の下地が凹凸形状を備えており、該膜の膜厚は、前記下地の凹凸形状の最高部と最深部の高さの差よりも小さい事の特徴とする請求項27に記載のスペーサ。

ABSTRACT OF THE DISCLOSURE

帯電を抑制したスペーサと、該スペーサを備えて帯電に伴う発光点の変位を面放電を抑制した優れた表示品位と長期信頼性のある電子線装置を提供する。

電子放出素子を備える電子源と、電子減よりなる放出された電子を加速する陽極を備えるフェースプレートと、電子源とフェースプレートとの間に配設されるスペーサとを備える電子線装置において、スペーサ基板表面に凹凸を形成し、さらに、凹凸構造より薄い膜厚で形成する。ことによって、高抵抗膜の第2クロスポイントエネルギー以下の一次電子に対する入射角増倍係数が抑制され、下記一般式中の m_0 が1.0以下となる。

$$\delta \theta / \delta \theta_0 = [1 - (1-A)\exp(-m_0 \cos \theta)] / [1 - (1-B)\exp(-m_0)] / \cos \theta$$

但し、 $A = m_0 \cos \theta / \{1 + m_1^{-1} \cdot (m_0 \cos \theta)^{m_2}\}$ 、

$$B = m_0 \cos \theta / \{1 + m_1^{-1} \cdot m_0^{m_2}\}$$

图 1 A

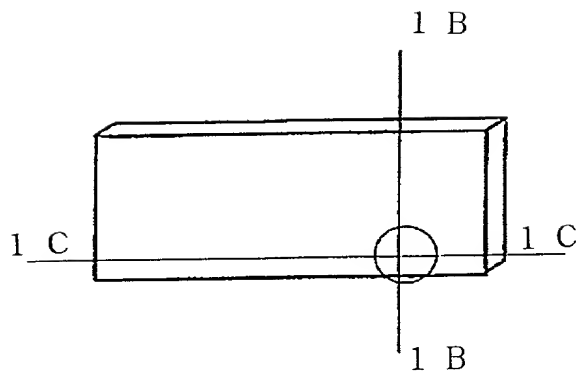


图 1 B

图 1 C

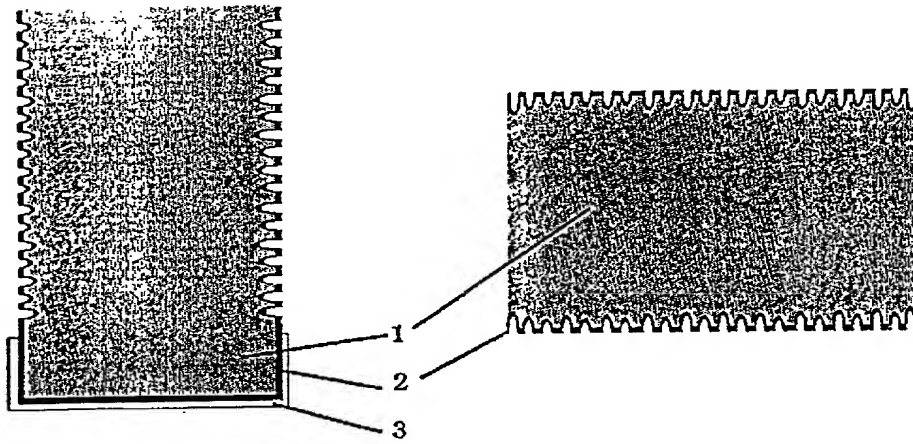


图 2

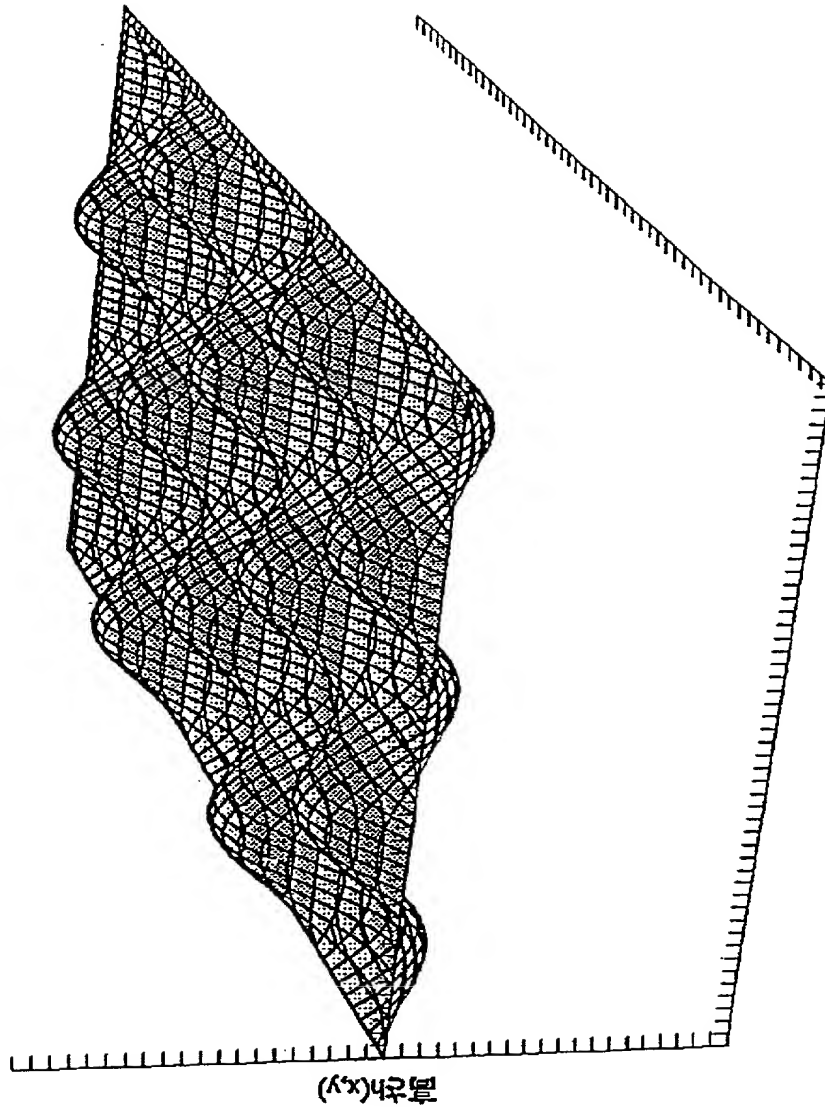
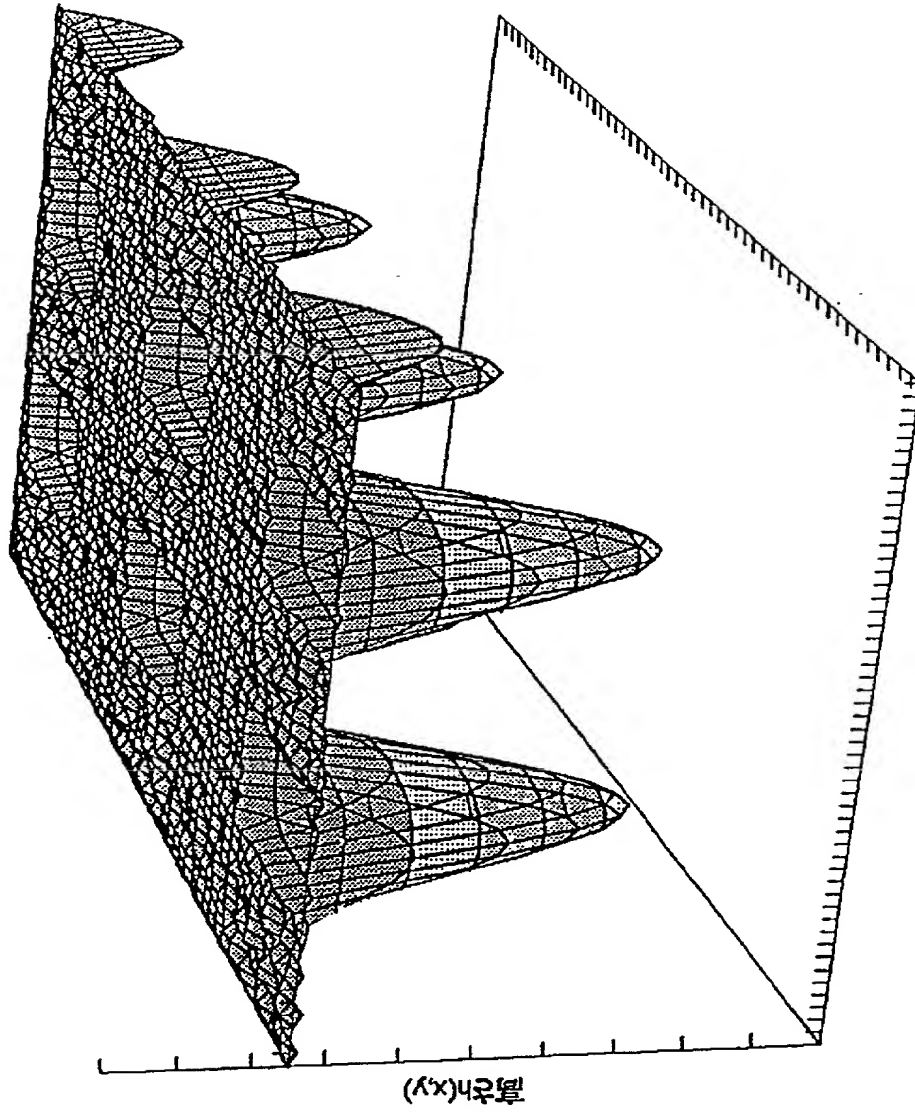


图 3



www.kdchina.com

图 4

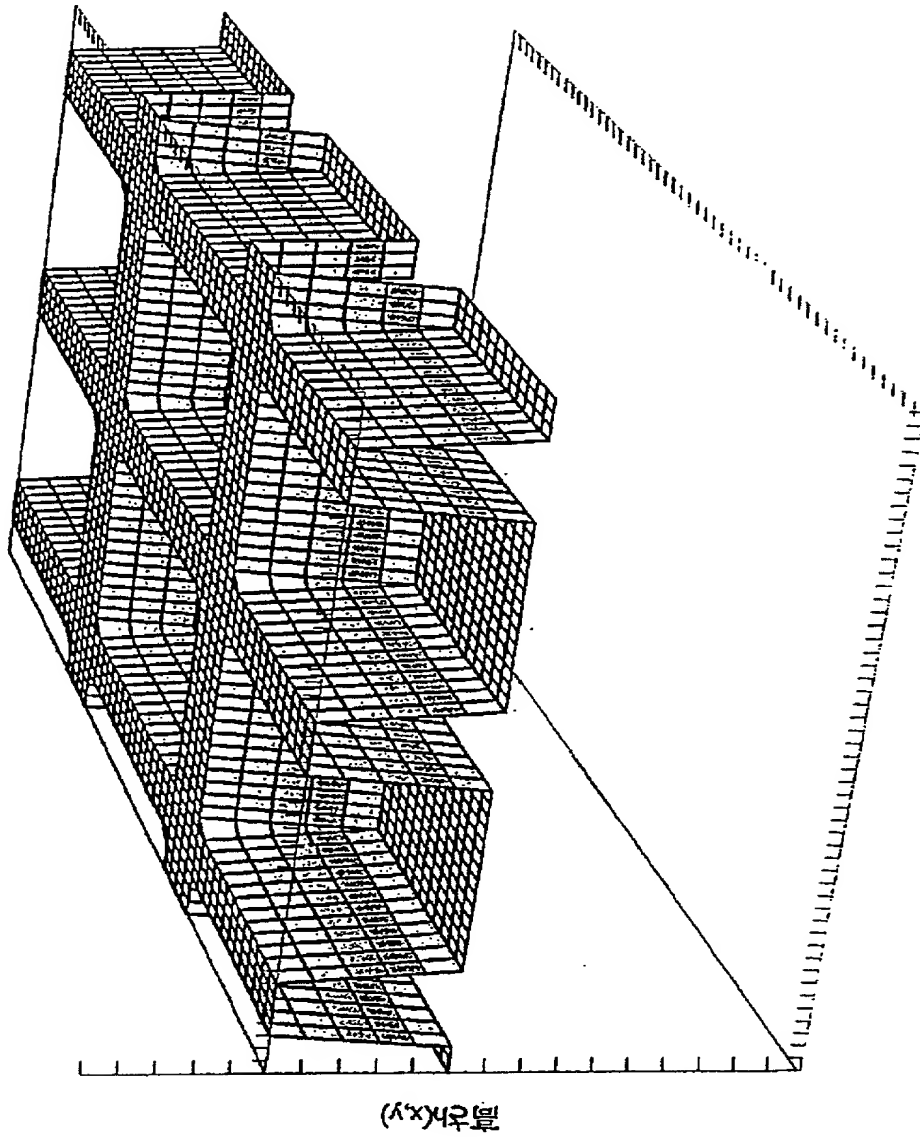


図 5

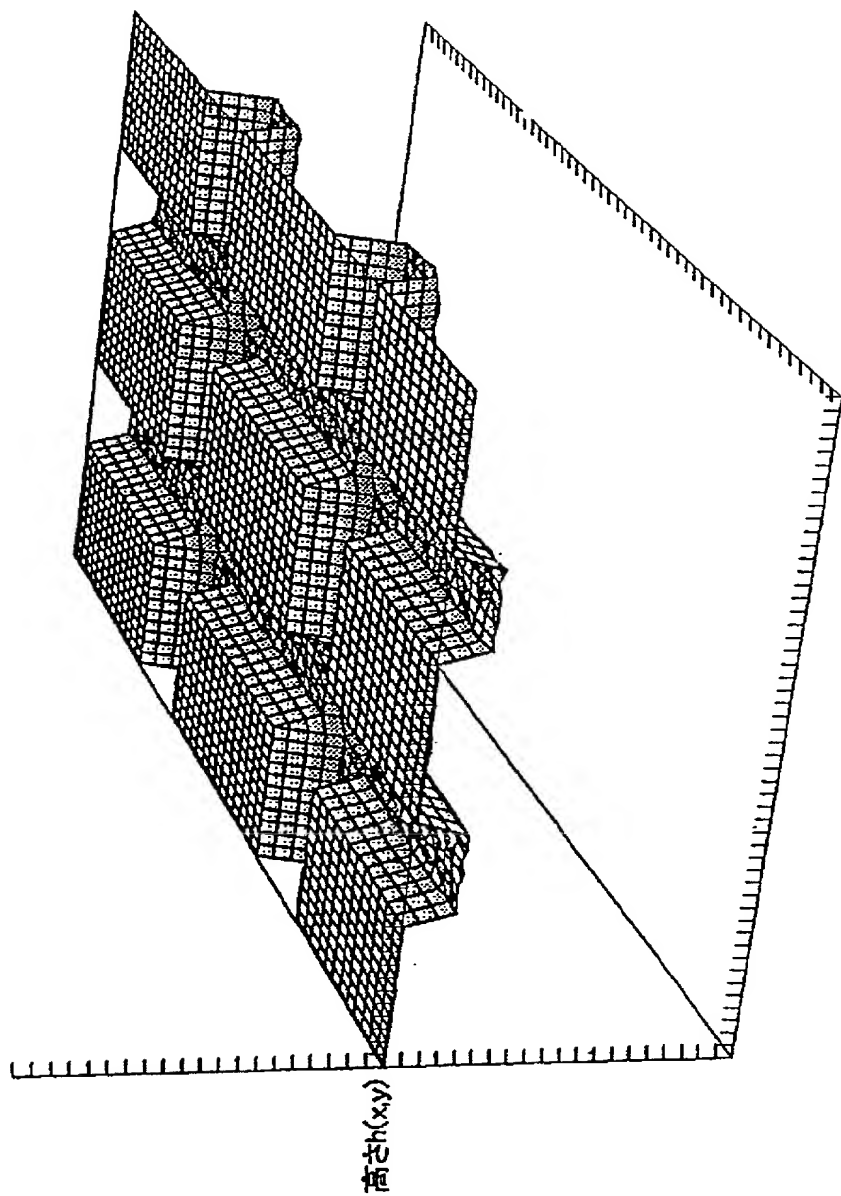


图 6

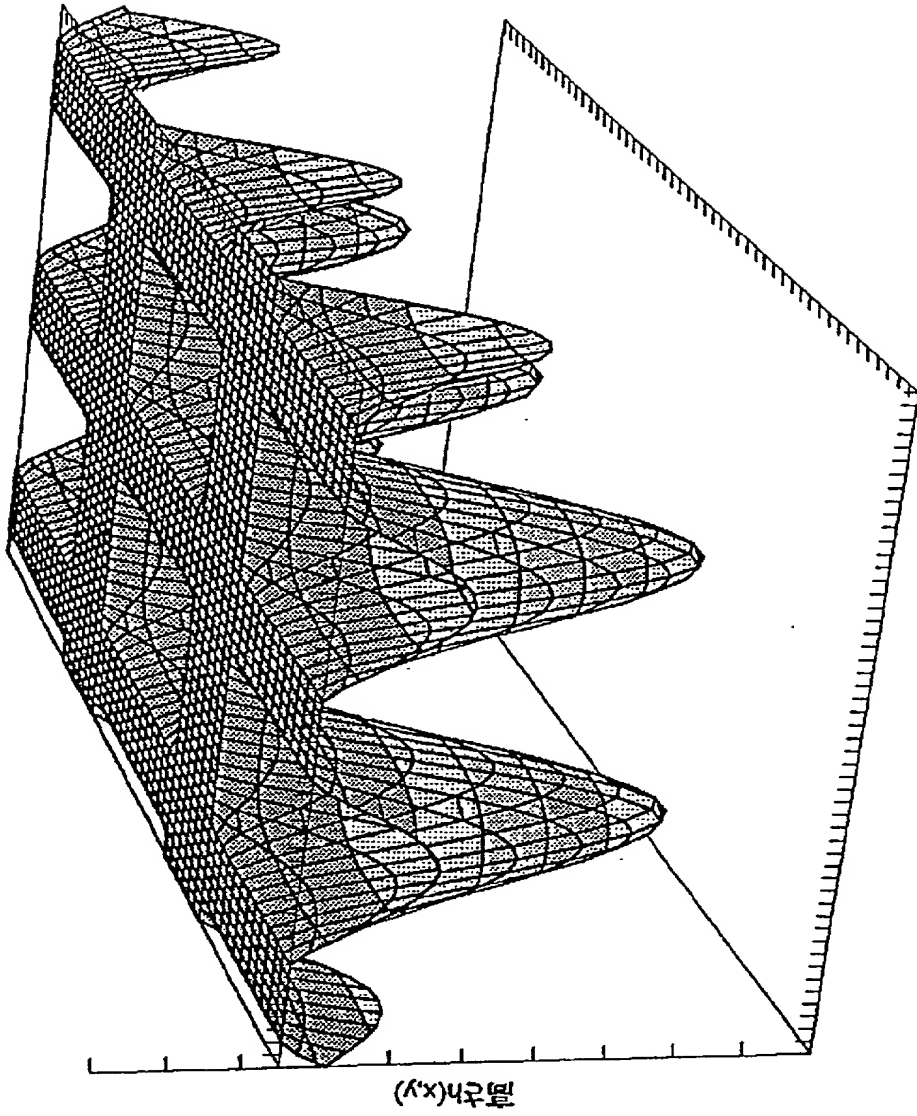


图 7

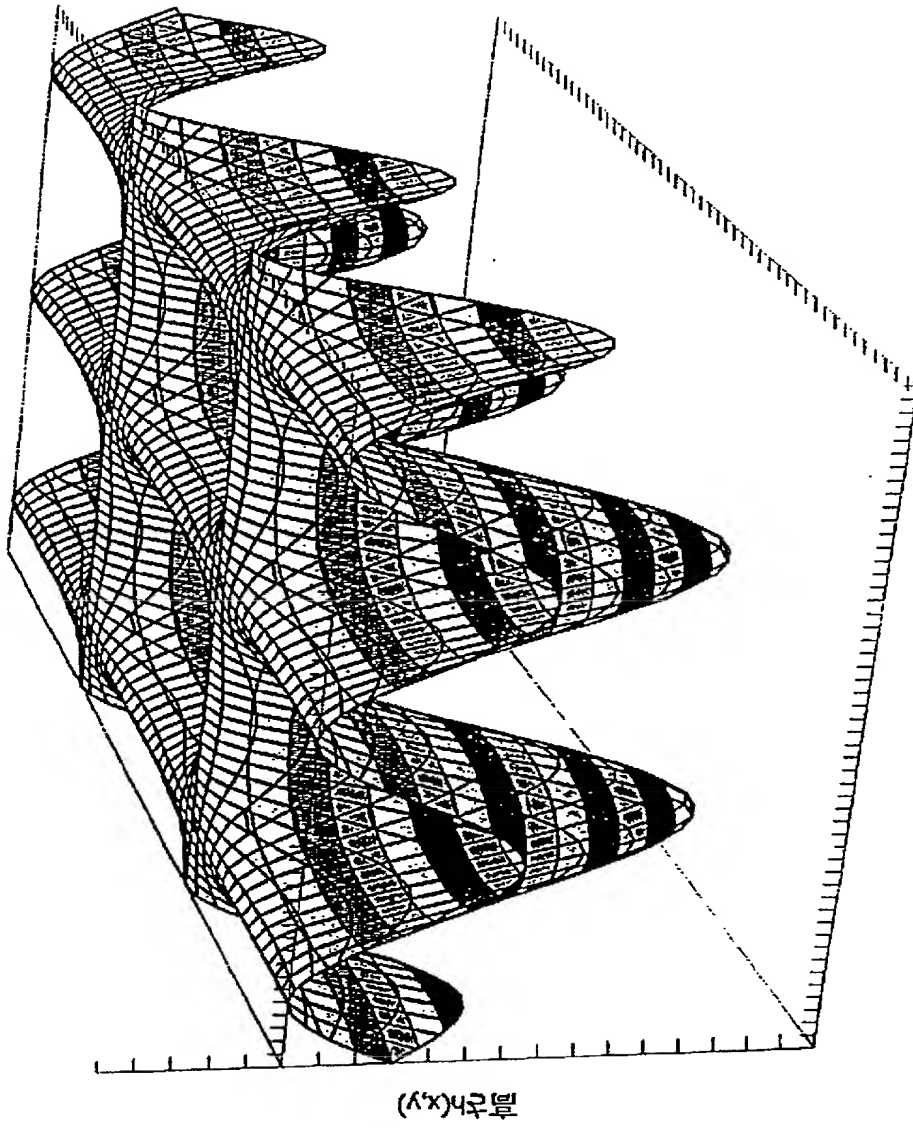


図 8

Figure 8

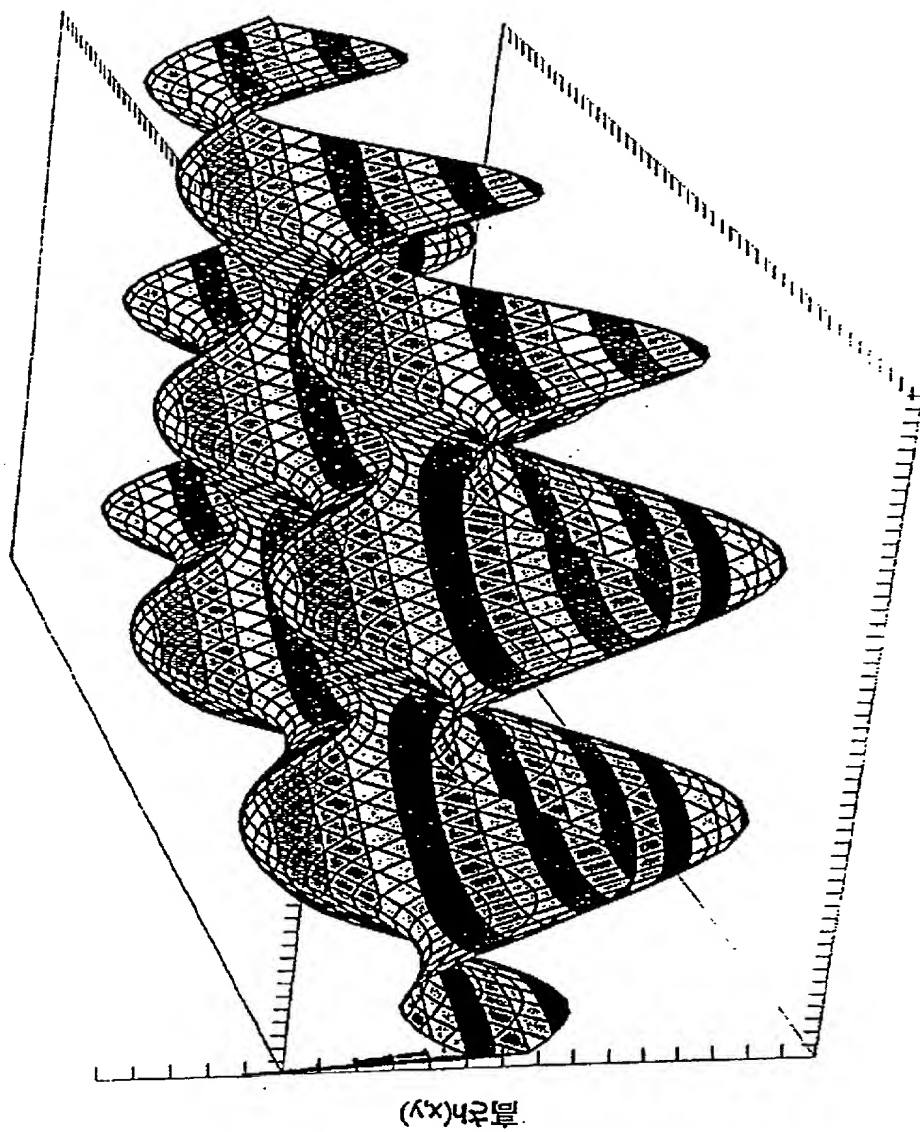


図 9

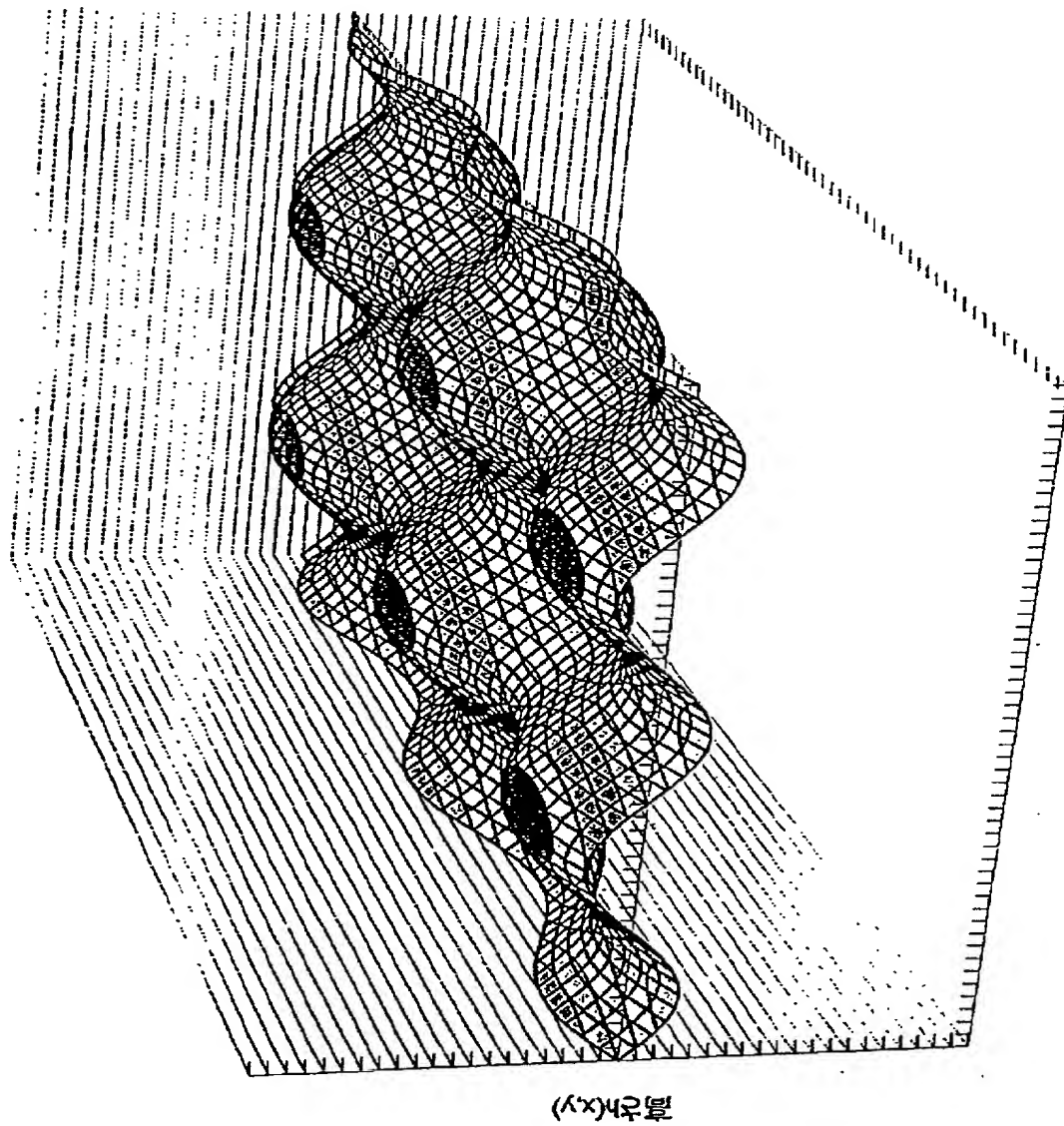


図 10

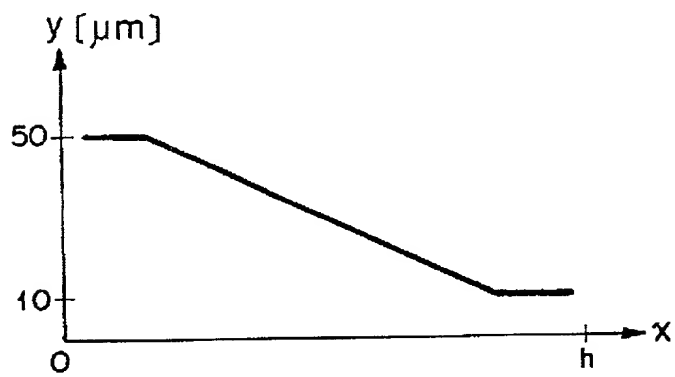
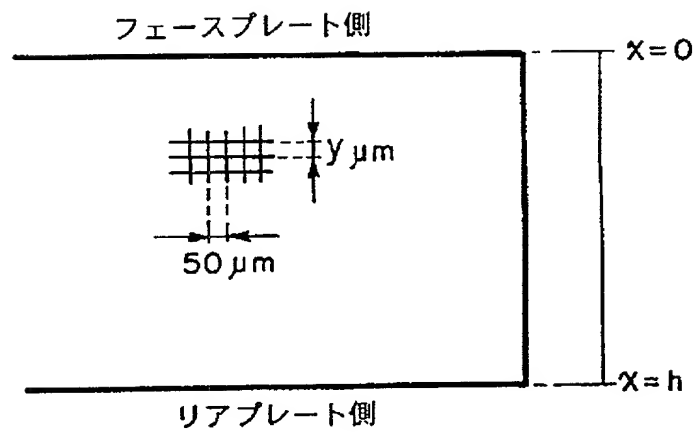


図 1 2

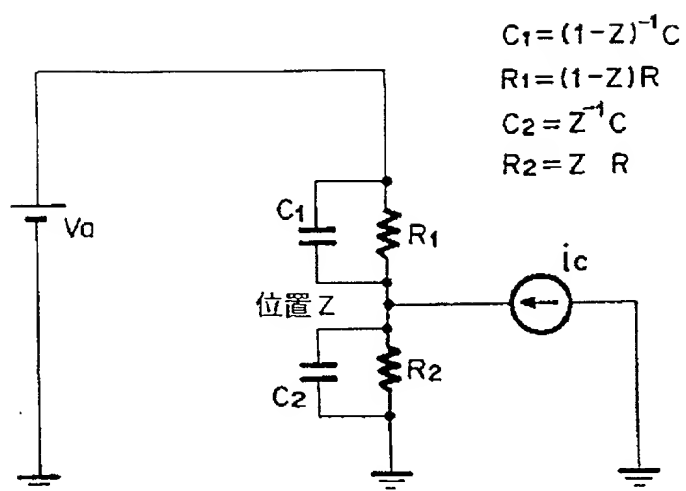


図 1 3

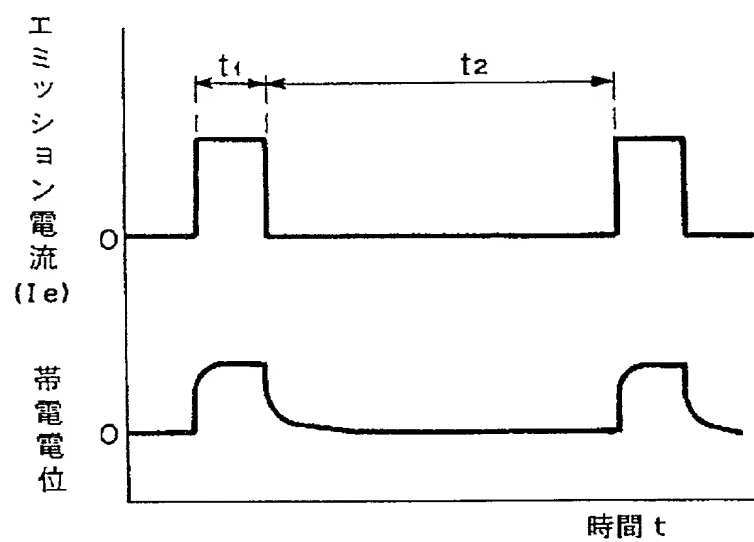


図 1 4

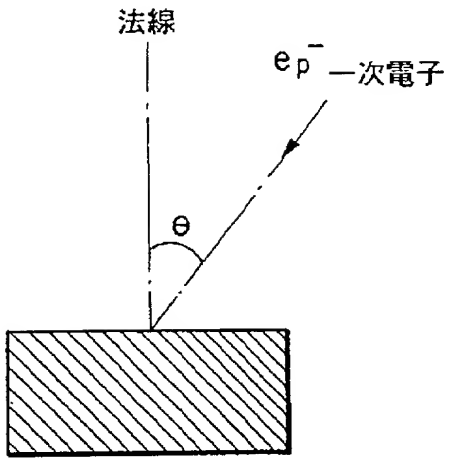
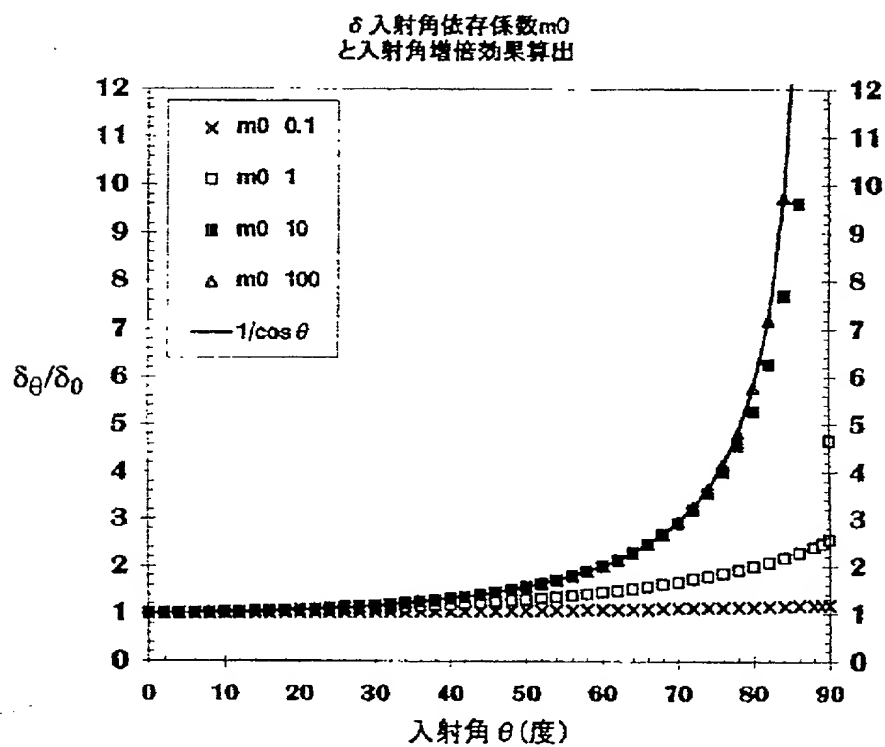



図 1 5

二次電子放出係数の入射角度依存特性

$$\frac{\delta_{\theta}}{\delta_0} = \frac{1 - \left\{ 1 - \frac{m_0 \cos \theta}{1 + (m_1)^{-1} \times (m_0 \cos \theta)^{m_2}} \right\} \exp(-m_0 \cos \theta)}{1 - \left\{ 1 - \frac{m_0}{1 + (m_1)^{-1} \times m_0^{m_2}} \right\} \exp(-m_0)} \times \frac{1}{\cos \theta}$$

$$m_1 = 0.68273, m_2 = 0.86212$$



A high-magnification micrograph showing a dark, granular, and textured surface. A prominent vertical line runs down the center of the image, possibly indicating a boundary or a fold. The texture consists of small, irregular particles or grains. At the bottom of the image, there is a white border containing technical data.

071606 1.0KV X100 .30mm

A high-magnification micrograph showing a dark, granular surface. A vertical line, possibly a crack or a boundary, runs through the center of the image. At the bottom, there is a white border containing technical data: "071607 1.0KV X100 .30mm".

071607 1.0KV X100 .30mm

071608 1.0KV X100 .30mm

图 17

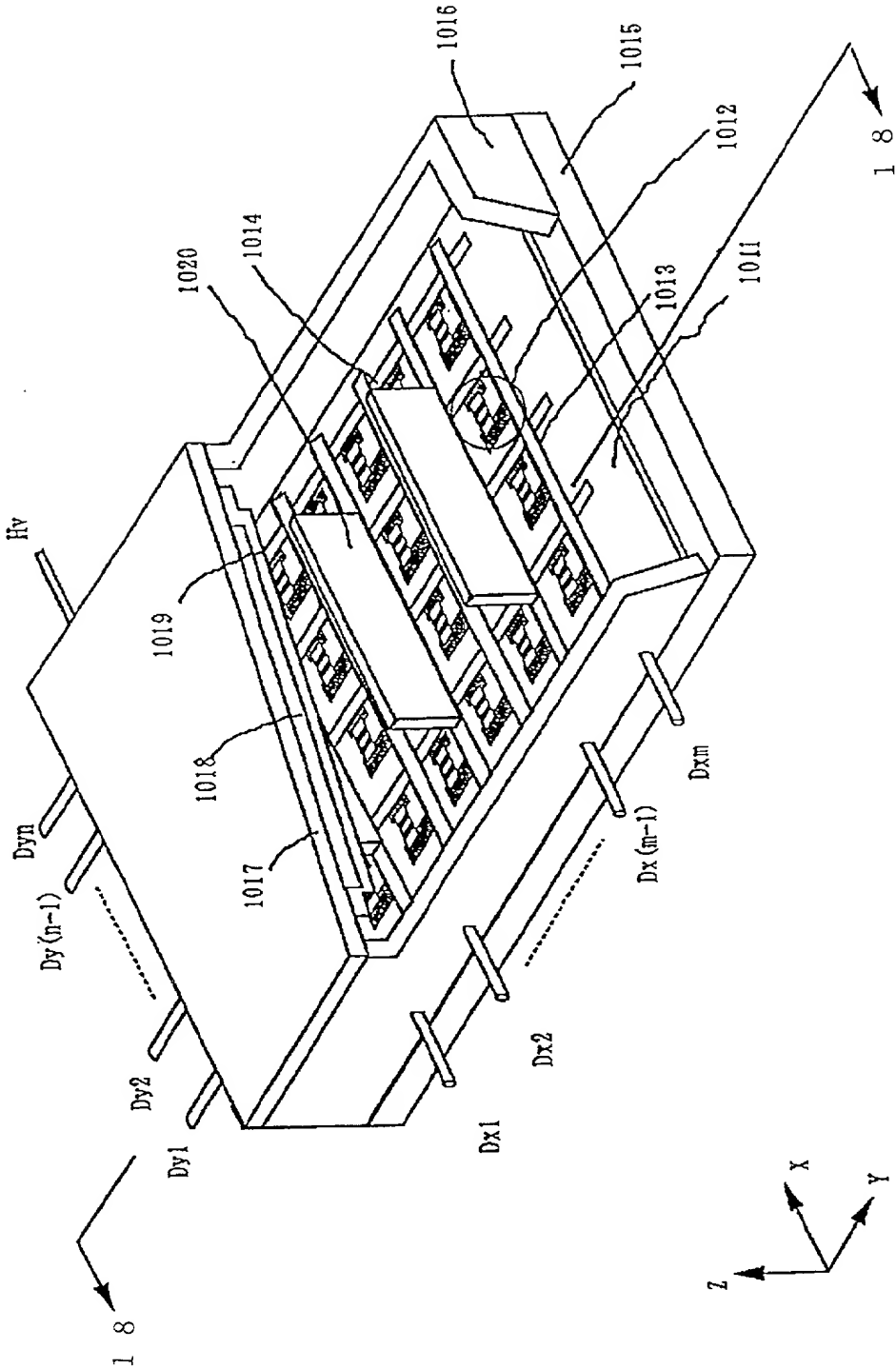


图 18

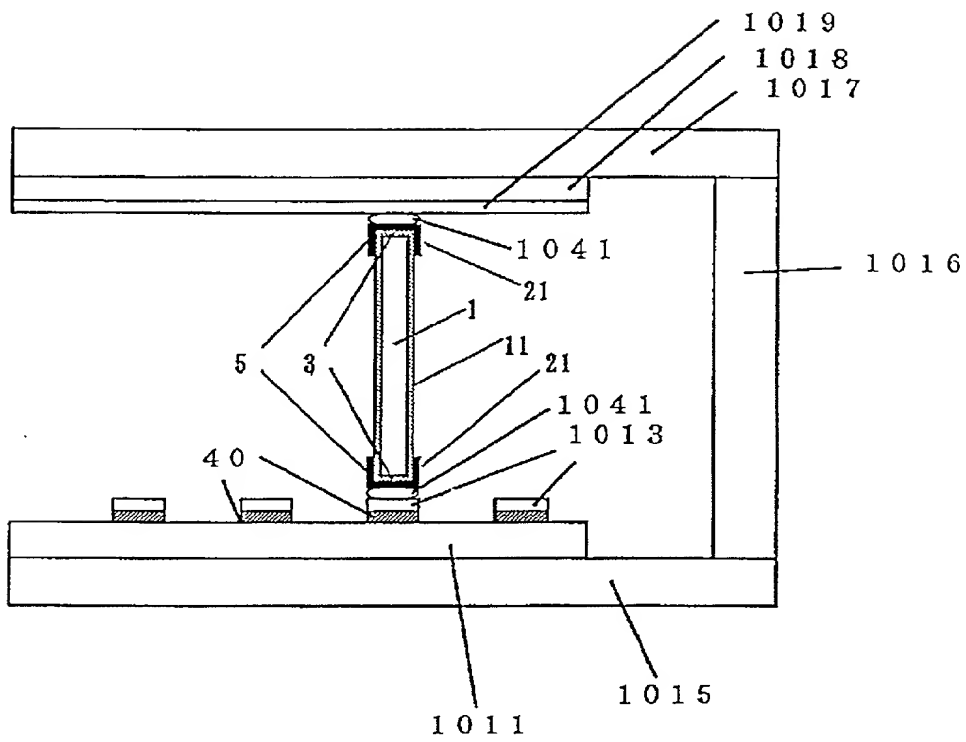


图 19 A

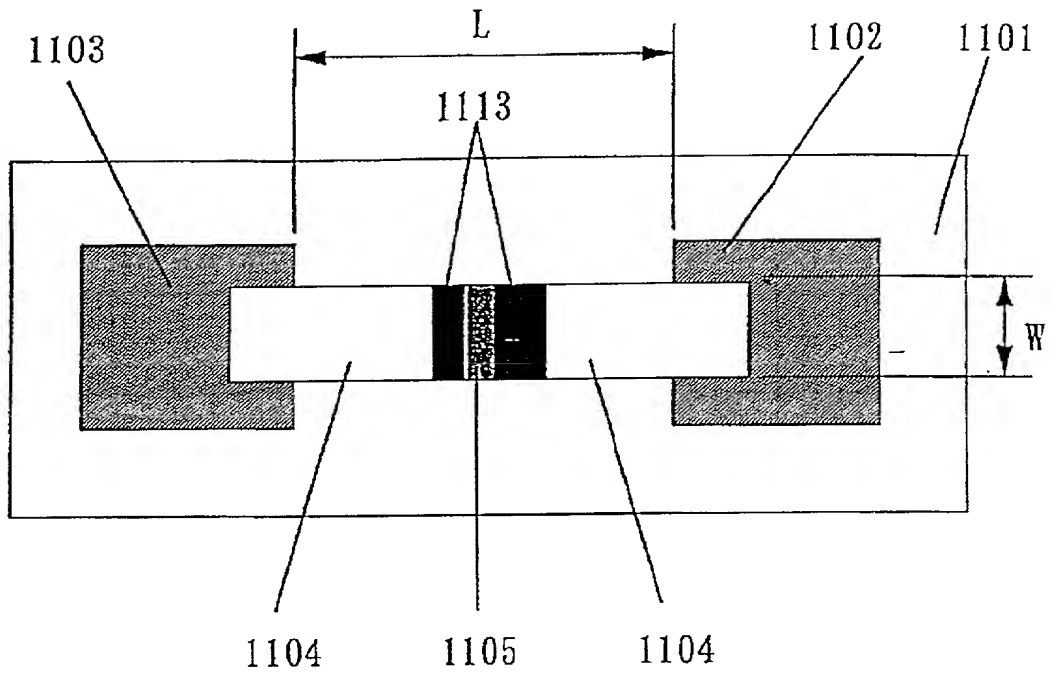


图 19 B

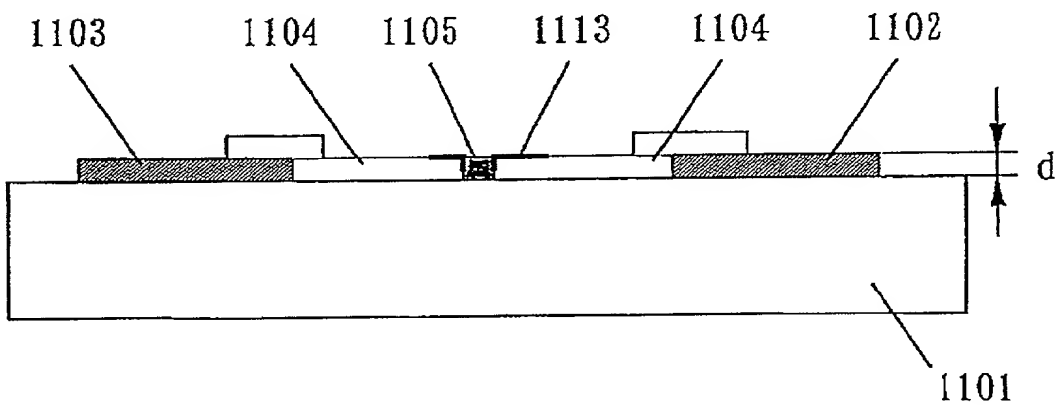


图 20

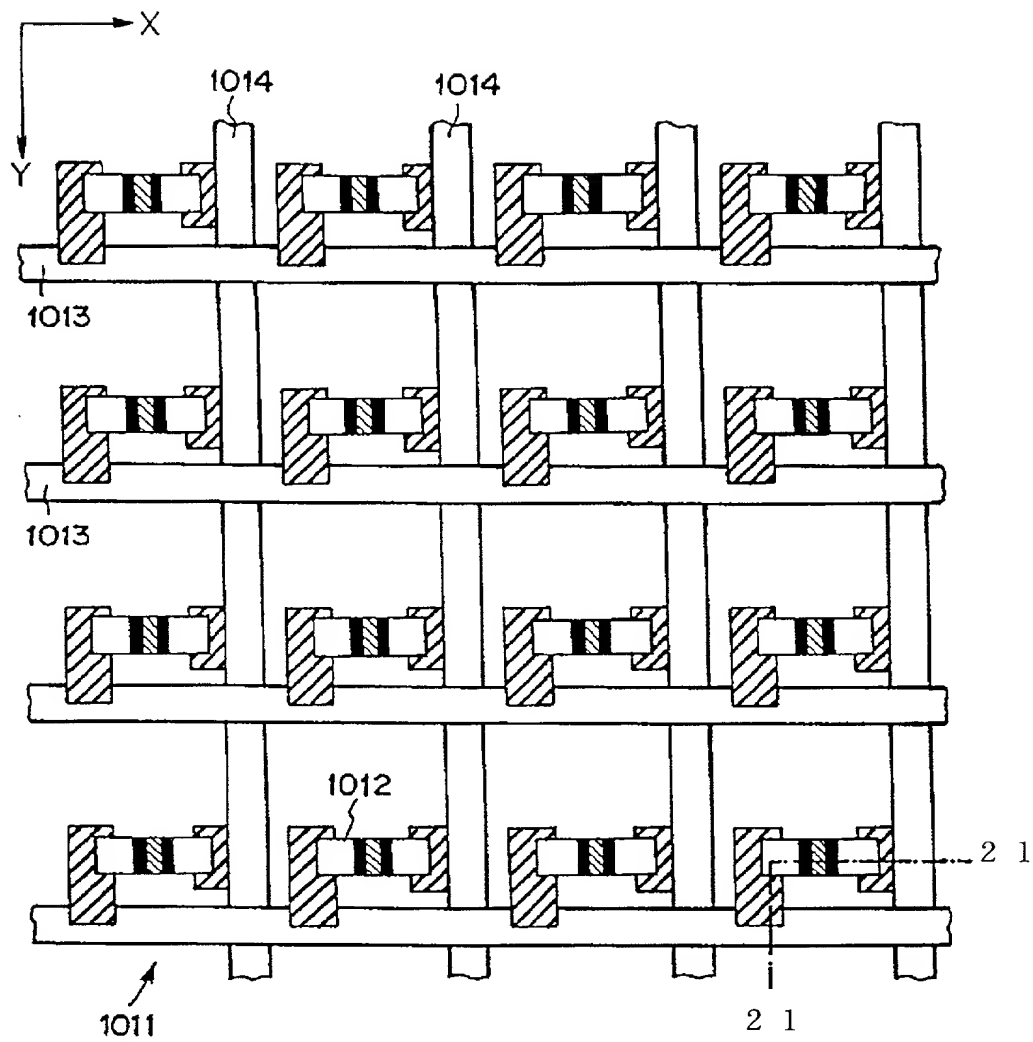


图 2 1

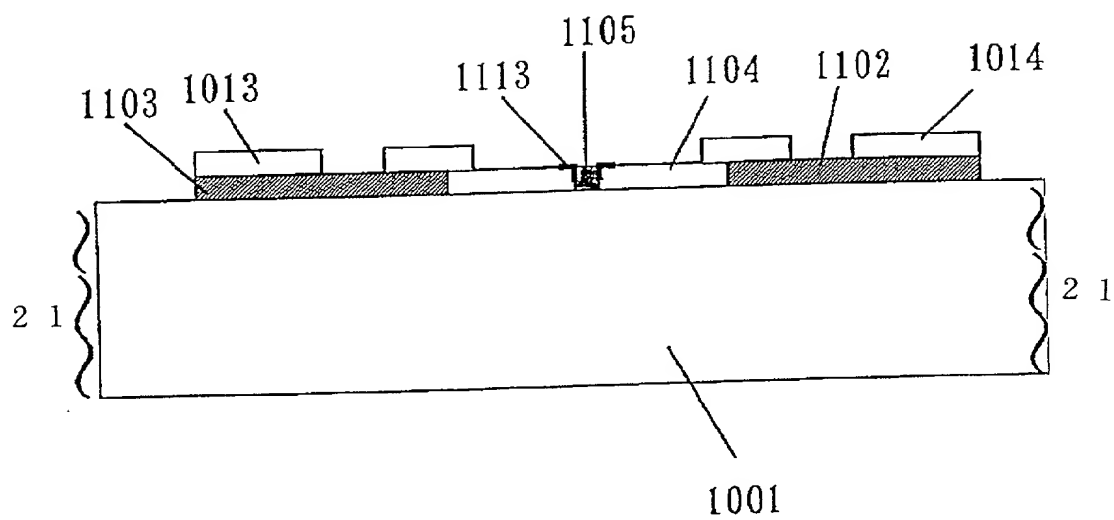


図 2 2 A

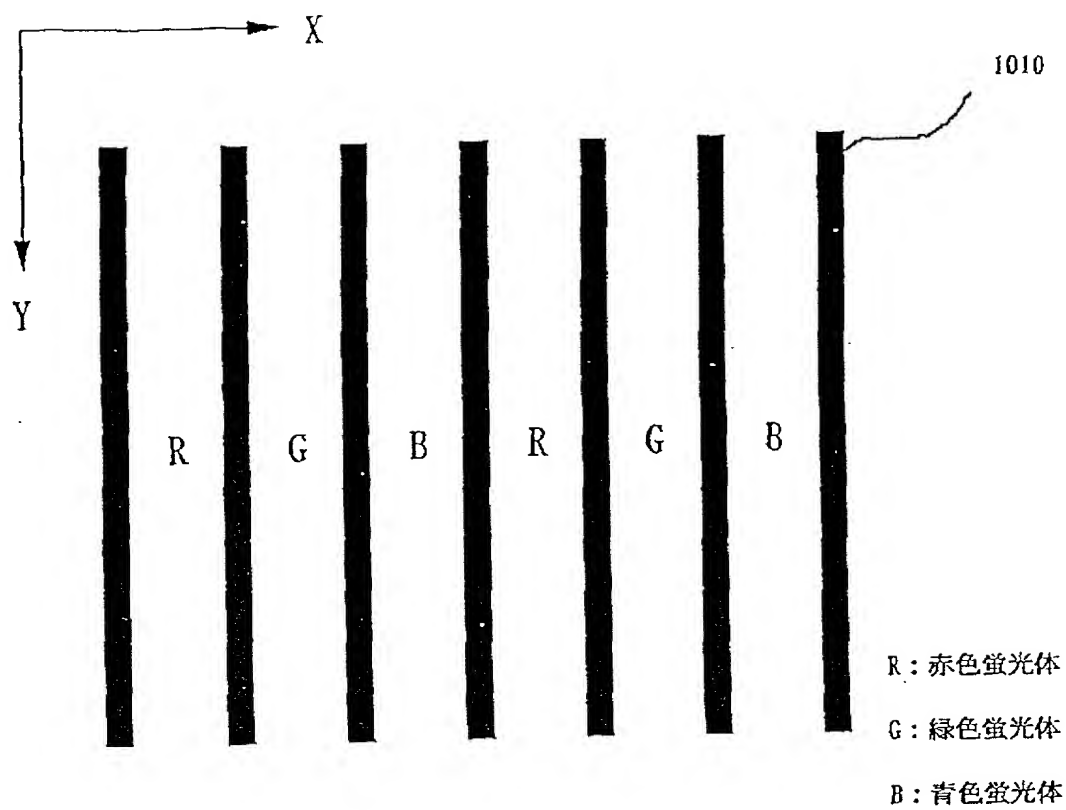


図 2 2 B

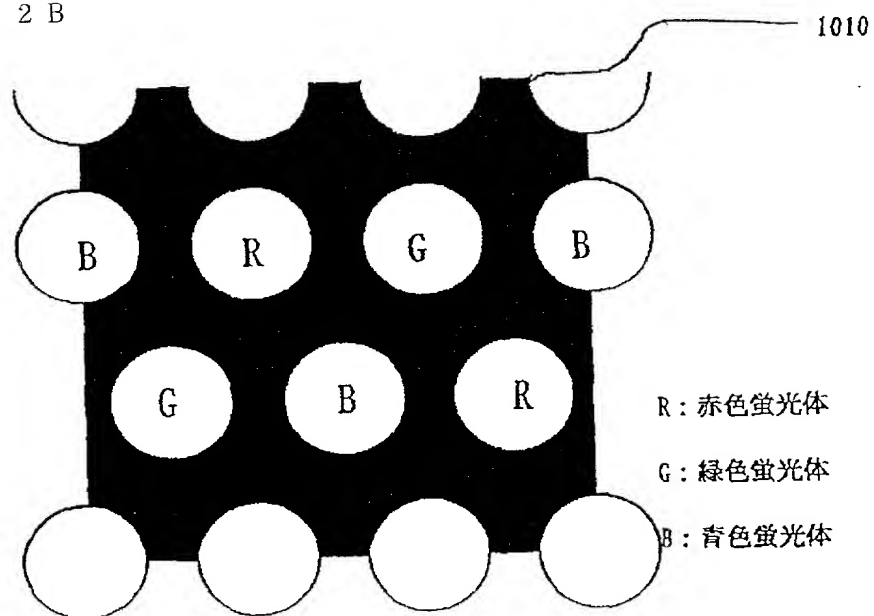


图 23

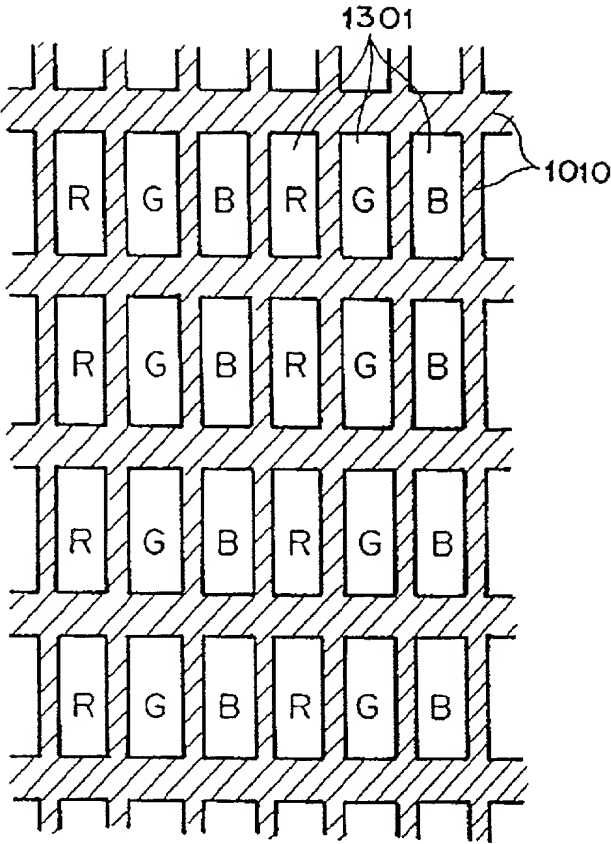


图 2 4 A



图 2 4 B



图 2 4 C

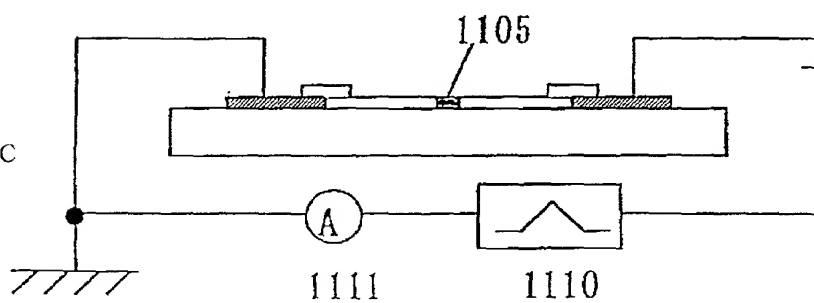


图 2 4 D

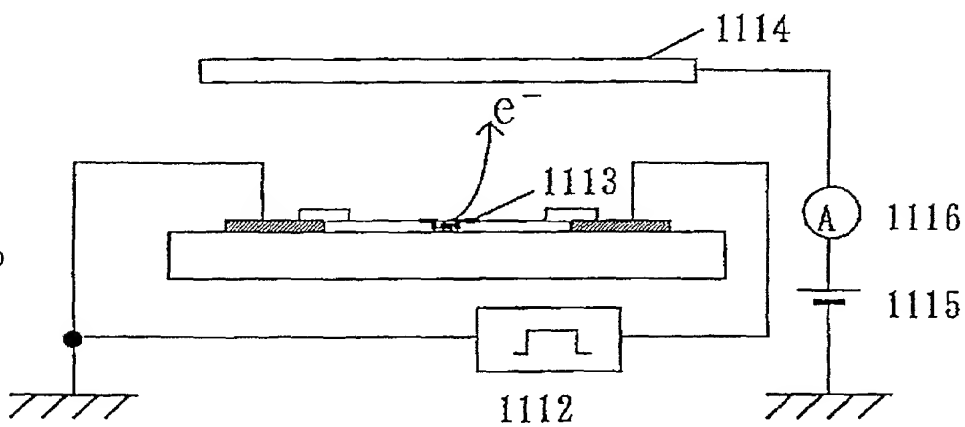


图 2 4 E

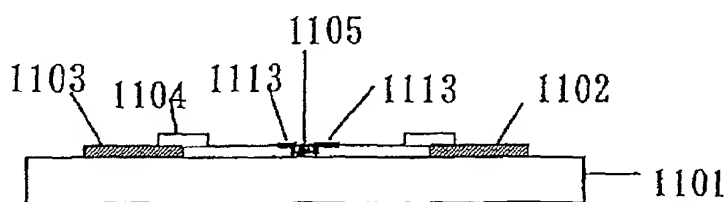


図 2 5

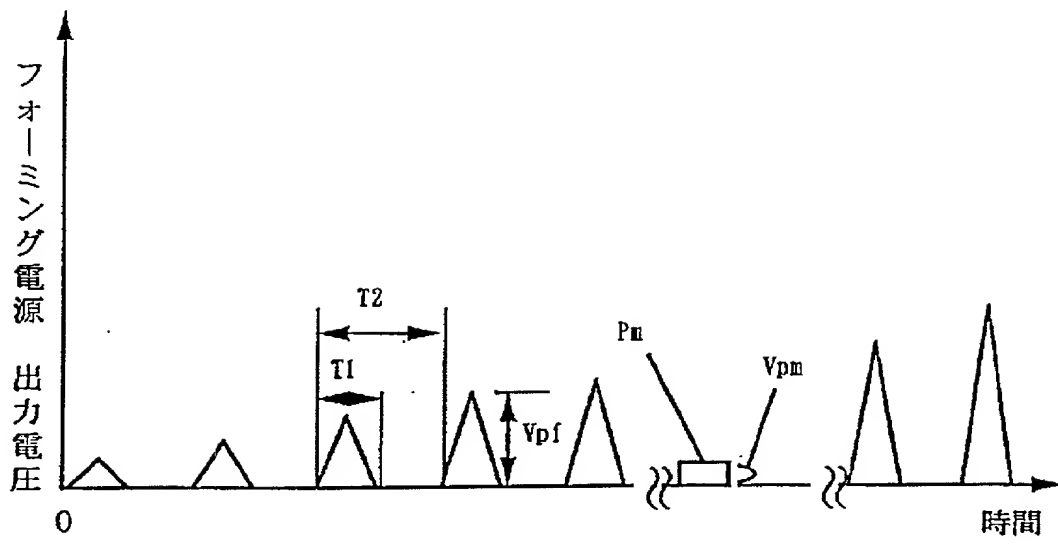


図 2 6 A

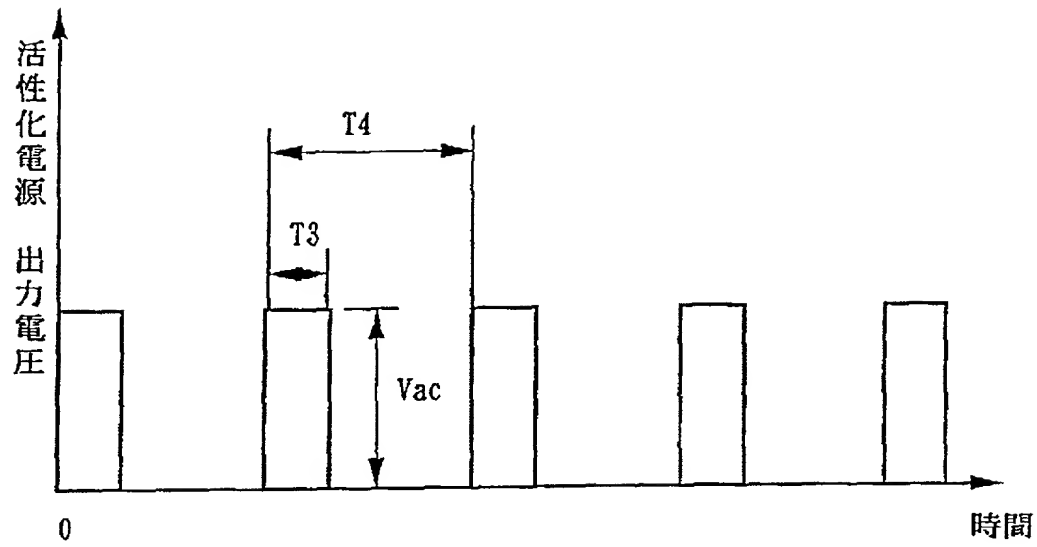


図 2 6 B

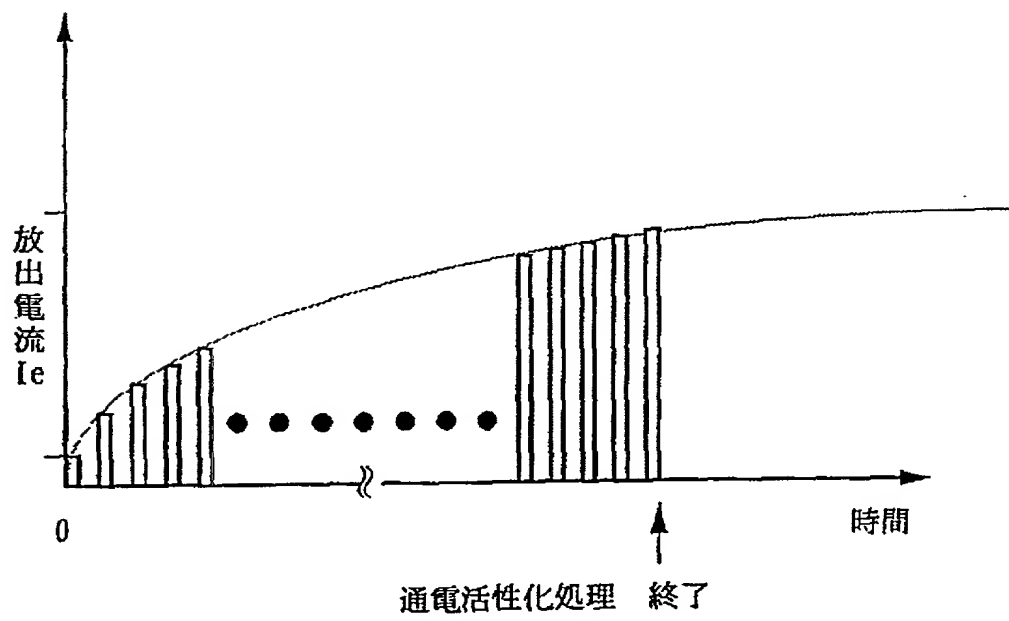
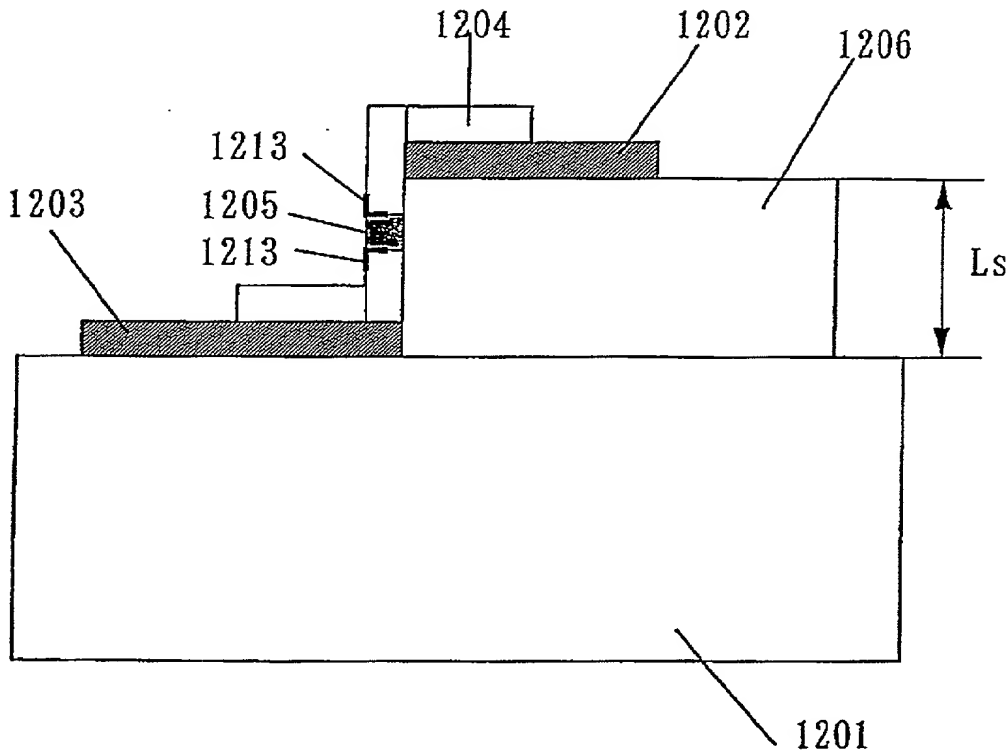


图 27



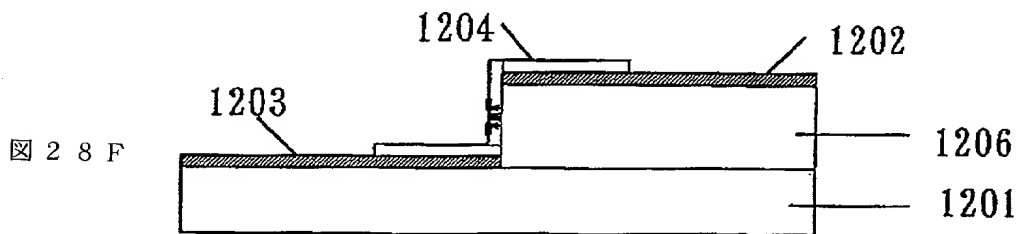
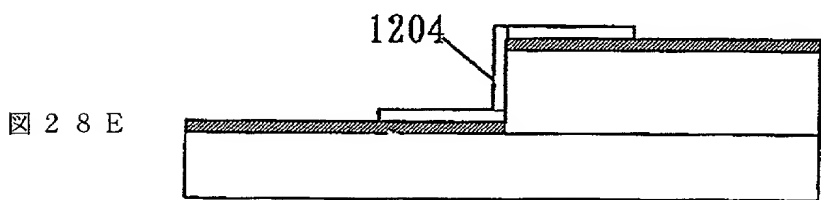
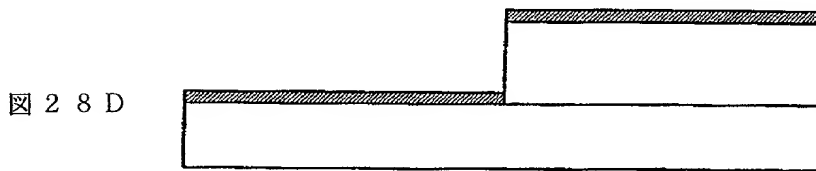
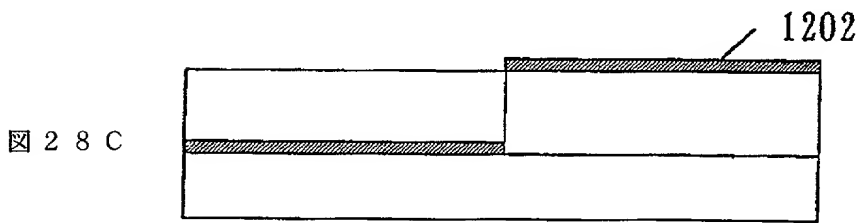
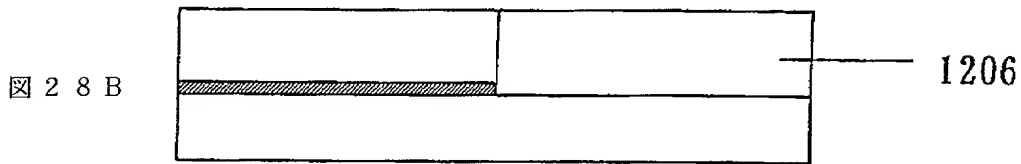
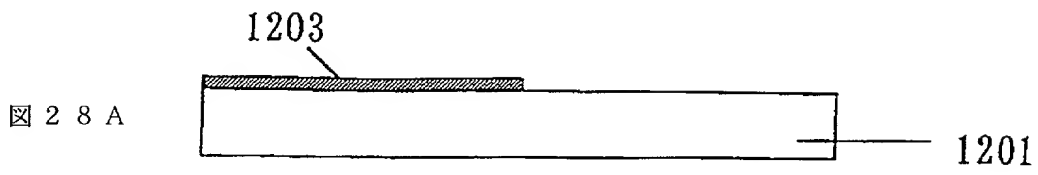


図 2 9

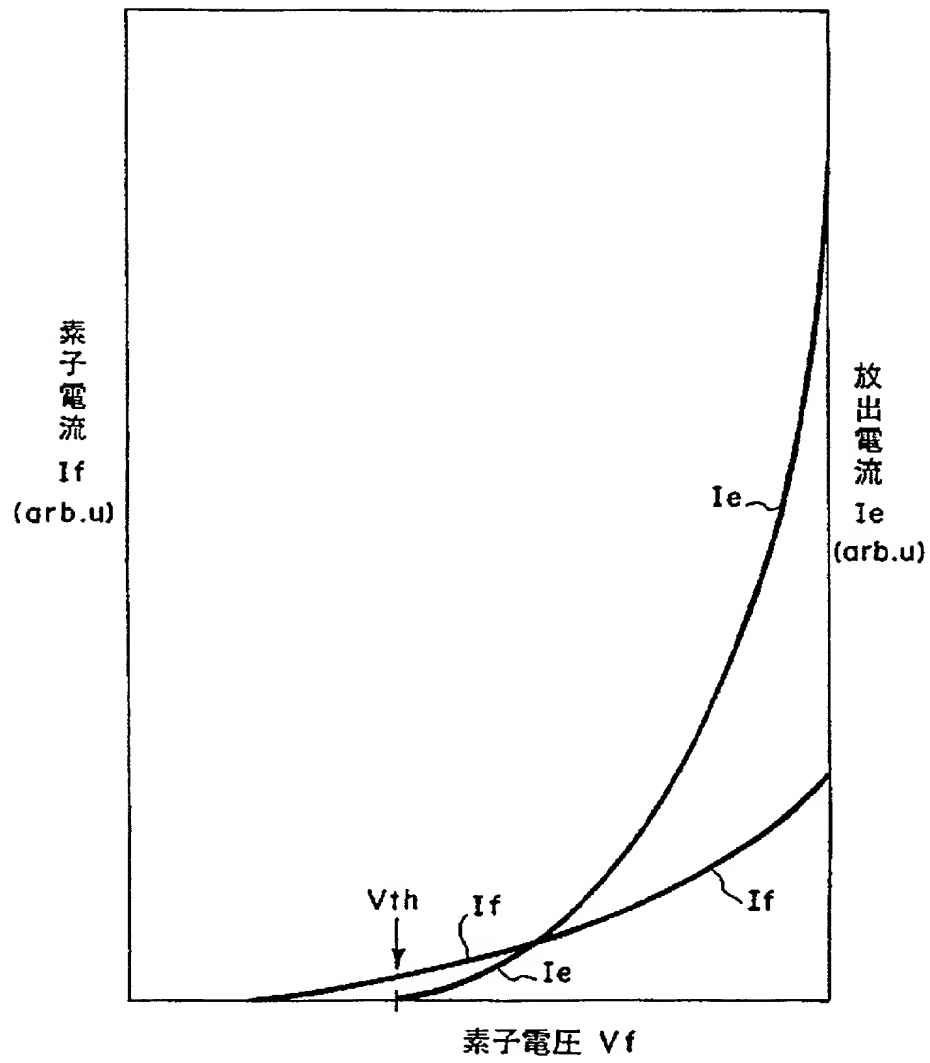


図 3 0

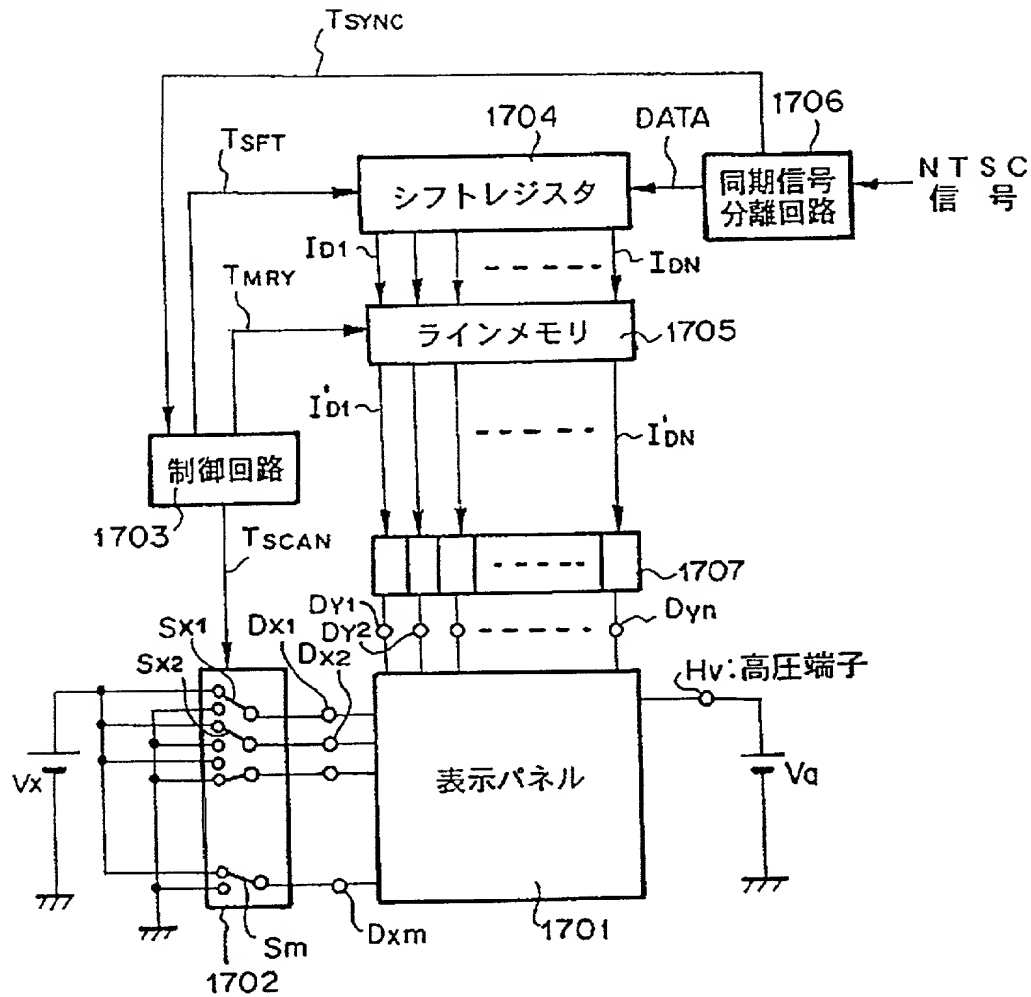


图 3 1

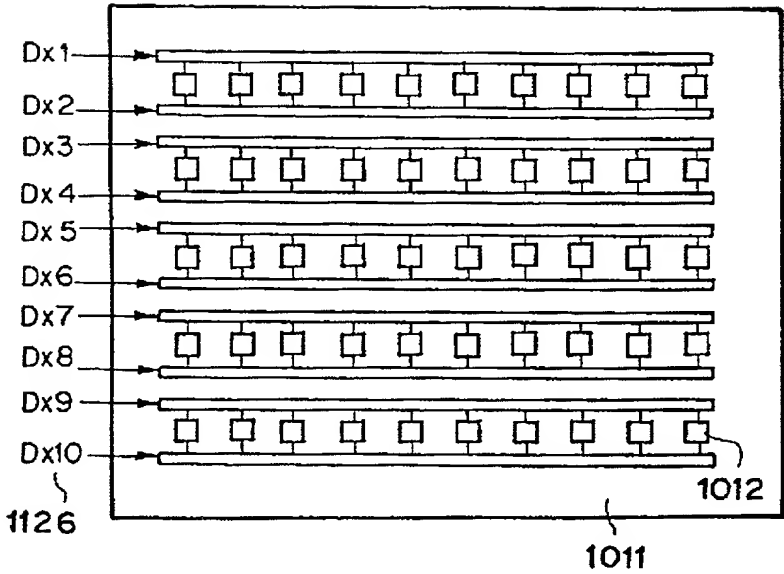


图 3 2

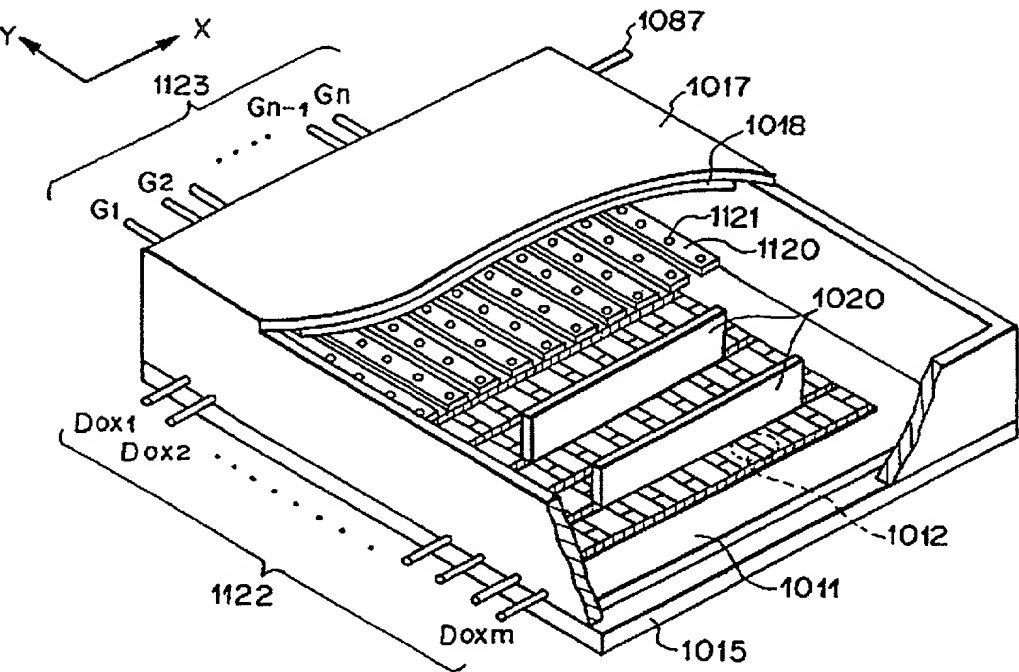


图 3 3

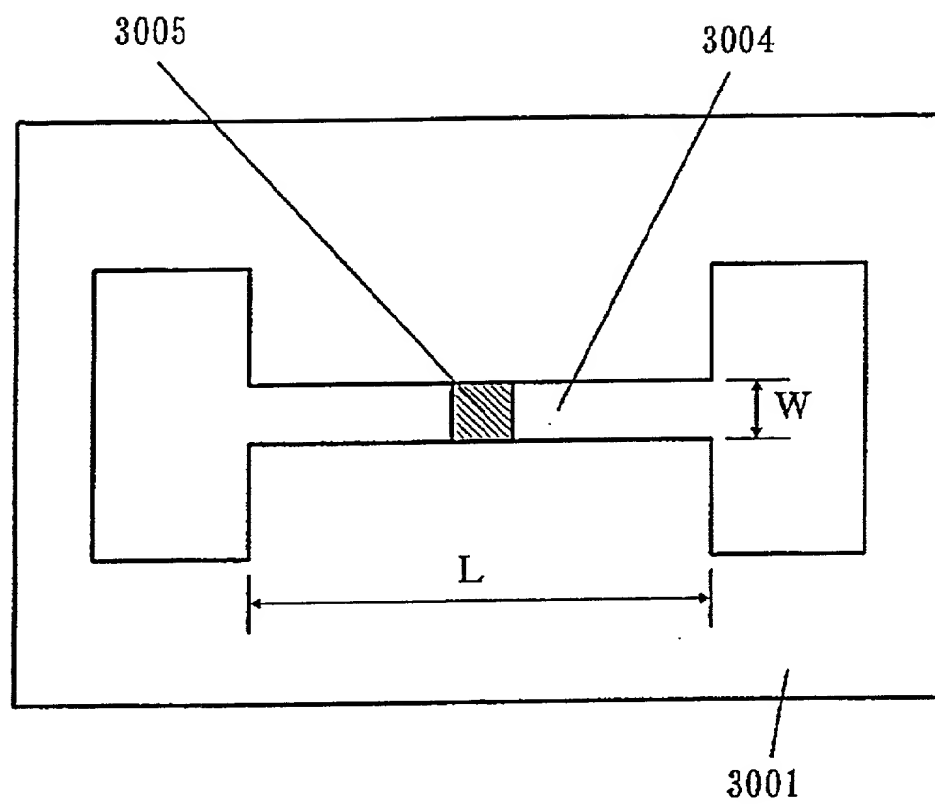


图 3 4

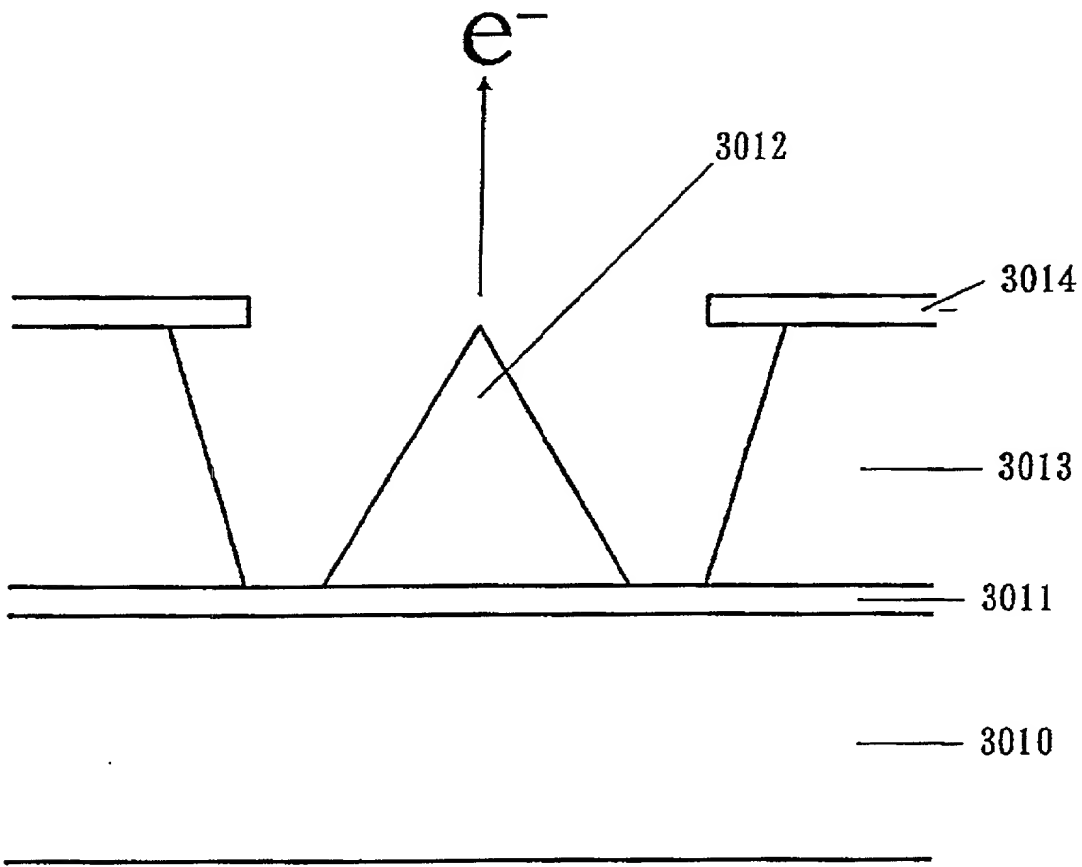


图 3 5

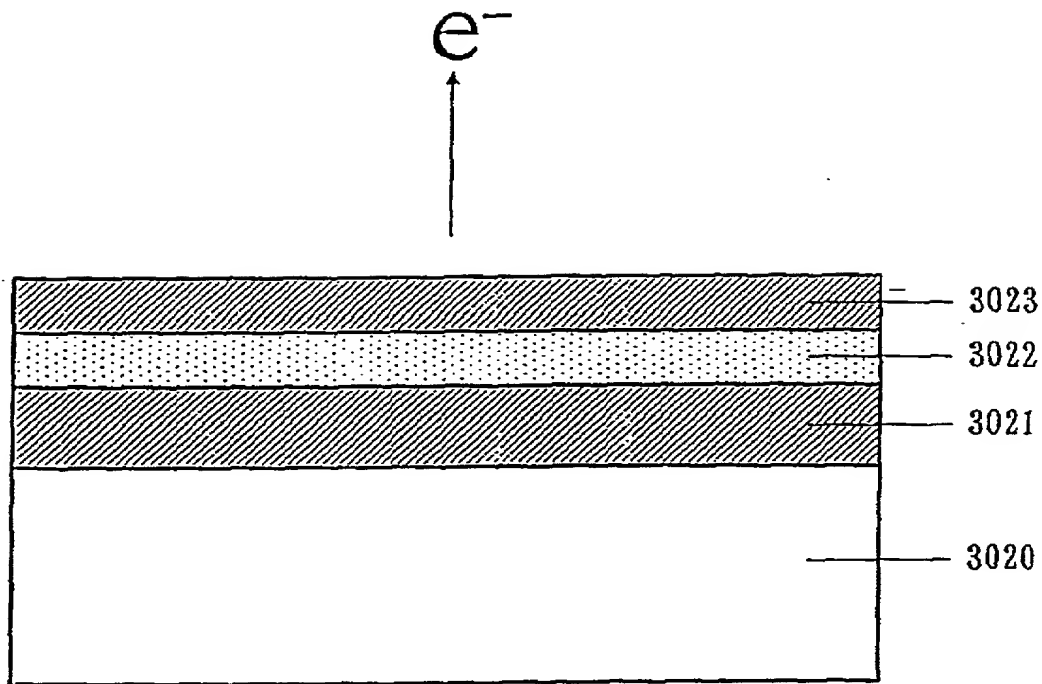
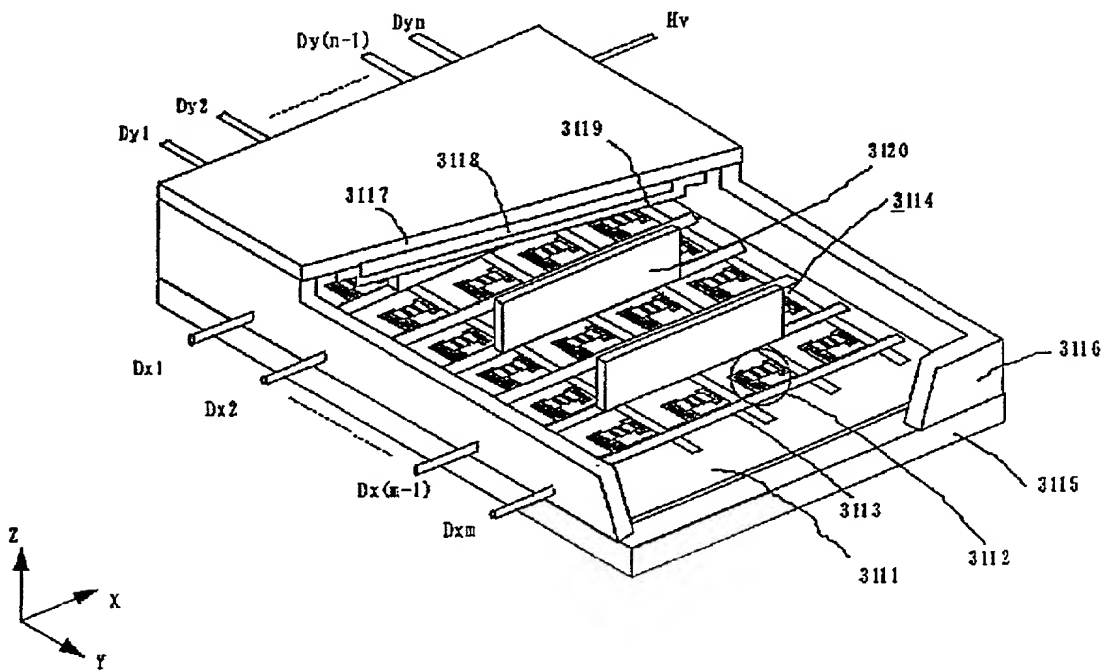


图 3 6



**COMBINED DECLARATION AND POWER OF ATTORNEY
FOR PATENT APPLICATION**
(Page 1)

As a below named inventor, I hereby declare that:

My residence, post office address and citizenship are as stated below next to my name;

I believe I am the original, first and sole inventor (if only one name is listed below) or an original, first and joint inventor (if plural names are listed below) of the subject matter which is claimed and for which a patent is sought on the invention entitled ELECTRON BEAM APPARATUS AND SPACER, the specification of which ☒ is attached hereto ☐ was filed on _____ as United States Application No. or PCT International Application No. _____ and was amended on _____ (if applicable).

I hereby state that I have reviewed and understand the contents of the above-identified specification, including the claims, as amended by any amendment referred to above.

I acknowledge the duty to disclose information which is material to patentability as defined in 37 CFR §1.56.

I hereby claim foreign priority benefits under 35 U.S.C. §119(a)-(d) or §365(b), of any foreign application(s) for patent or inventor's certificate, or § 365(a) of any PCT international application which designates at least one country other than the United States, listed below and have also identified below any foreign application for patent or inventor's certificate, or PCT international application having a filing date before that of the application on which priority is claimed:

<u>Country</u>	<u>Application No.</u>	<u>Filed (Day/Mo./Yr.)</u>	<u>(Yes/No) Priority Claimed</u>
Japan	10-285759	7 October 1998	Yes
Japan	11-051547	26 February 1999	Yes
Japan	11-283439	4 October 1999	Yes

I hereby claim the benefit under 35 U.S.C. § 120 of any United States application(s), or § 365(c) of any PCT international application designating the United States, listed below and, insofar as the subject matter of each of the claims of this application is not disclosed in the prior United States or PCT international application in the manner provided by the first paragraph of 35 U.S.C. § 112, I acknowledge the duty to disclose information which is material to patentability as defined in 37 C.F.R. § 1.56 which became available between the filing date of the prior application and the national or PCT international filing date of this application.

<u>Application No.</u>	<u>Filed (Day/Mo./Yr.)</u>	<u>Status (Patented, Pending, Abandoned)</u>
NONE		

I hereby appoint the practitioners associated with the firm and Customer Number provided below to prosecute this application and to transact all business in the Patent and Trademark Office connected therewith, and direct that all correspondence be addressed to the address associated with that Customer Number:

FITZPATRICK, CELLA, HARPER & SCINTO
Customer Number: 05514

I hereby declare that all statements made herein of my own knowledge are true and that all statements made on information and belief are believed to be true; and further that these statements were made with the knowledge that willful false statements and the like so made are punishable by fine or imprisonment, or both, under Section 1001 of Title 18 of the United States Code and that such willful false statements may jeopardize the validity of the application or any patent issued thereon.

Full Name of First Inventor NOBUHIRO ITO

Inventor's signature _____

Date _____

Citizen/Subject of Japan

Residence 5-7-1005, Sagamiono 4-chome, Sagamihara-shi, Kanagawa-
ken, Japan

Post Office Address c/o CANON KABUSHIKI KAISHA, 30-2, Shimomaruko
3-chome, Ohta-ku, Tokyo, Japan

COMBINED DECLARATION AND POWER OF ATTORNEY
FOR PATENT APPLICATION

(Page 2)

Full Name of Second Joint Inventor HIDEAKI MITSUTAKE

Second Inventor's signature _____

Date _____ Citizen/Subject of Japan

Residence 37-3-303, Katsuradai 2-chome, Aoba-ku, Yokohama-shi,

Kanagawa-ken, Japan

Post Office Address same as above